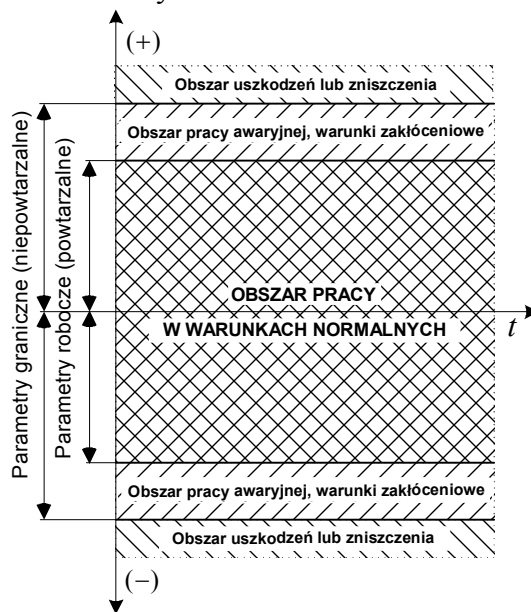


2. ELEMENTY PÓŁPRZEWODNIKOWE

2.1. DIODY ENERGETYCZNE

Wykorzystywanie właściwości zaworów o parametrach energetycznych w układach energoelektronicznych przedstawia rysunek 2.1.



Rys. 2.0. Obszary parametrów roboczych i granicznych elementów półprzewodnikowych

Istnieje zatem obszar pracy elementów półprzewodnikowych w warunkach normalnych (roboczych), który jest ograniczony **parametrami powtarzalnymi**. Poza nim rozciąga się strefa stanów pracy awaryjnej, kiedy sporadycznie może następować zwiększenie poziomu narażeń, aż do **parametrów niepowtarzalnych**. Występuje także obszar potencjalnych uszkodzeń, w którym nadmierne wartości wymuszeń powodują zniszczenie struktury półprzewodnika lub nieodwracalną zmianę pierwotnych charakterystyk elementów.

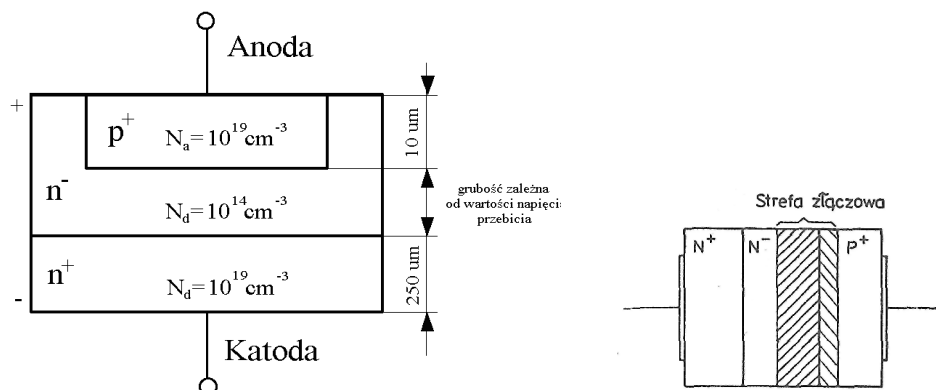
Dioda krzemowa jest podstawowym elementem energoelektronicznym. Posiada ona wewnątrz swojej obudowy płytkę krzemową zawierającą złącze $p-n$. Z zewnątrz diodę przyłącza się do elektrod – anody i katody. Cechą charakterystyczną diody mocy jest istnienie pomiędzy obszarem n a obszarem p dodatkowej, słabo domieszkowanej warstwy typu n lub p (nazywanej dalej warstwą i) – patrz rysunek 2.1.

Diody warstwowe są najprostszymi półprzewodnikowymi, dwuzaciskowymi, dwustanowymi, niesterowanymi przyrządami energoelektronicznymi o pojedynczym złączu $p-n$, wytworzonym w strukturze krzemu. Dioda działa zaworowo (jednokierunkowo): przewodzi prąd przy dodatnim napięciu między anodą p i katodą n (tzn. potencjał katody jest wyższy od potencjału anody), a nie przewodzi przy polaryzacji przeciwnej. Pod względem właściwości i osiąganych parametrów statycznych (maksymalny prąd przewodzenia, maksymalne napięcie wsteczne) i dynamicznych (głównie czas odzyskiwania zdolności zaworowej) oraz wynikających stąd zastosowań diody można podzielić na [2,5,10,20]:

- energetyczne (diody mocy),
- specjalne (diody m.in.: Zenera, lawinowe, Schottky'ego).

Konwencjonalne, energetyczne diody prostownicze charakteryzują się największymi prądami przewodzenia spośród wszystkich półprzewodnikowych przyrządów energoelektronicznych (6-8 kA, a nawet ponad 10 kA w zastosowaniach specjalnych) i dużymi napięciami wstecznymi (do 8 kV). Należy jednak pamiętać, że maksymalne prądy i napięcia nie mogą być osiągane jednocześnie.

Przepływ dużych prądów powoduje duże straty mocy przewodzenia w strukturze $p-n$, stąd dążenie konstruktorów do zmniejszenia spadku napięcia na złączu (napięcia przewodzenia diody). Uzyskuje się to przez zwiększenie intensywności domieszkowania warstw p i n , tak, aby strefy złączowe były dostatecznie nasycone nośnikami. Warstwy mocno domieszkowane tworzą jednak wąską strefę złączową w stanie zaworowym, przez co przebiecie lawinowe występuje już przy małych wartościach napięcia wstecznego. Przeciwdziała się temu, stosując strukturę trójwarstwową diody; pomiędzy silnie domieszkowanymi warstwami n^+ , p^+ umieszcza się warstwę zubożoną n^- o znacznie mniejszej koncentracji domieszek (rys. 2.1). W wyniku tego strefa złączowa rozprzestrzenia się w głąb warstwy zubożonej, co zwiększa wytrzymałość napięciową złącza.



Rys.2.1. Uproszczona struktura półprzewodnikowa diody mocy

Dzięki strukturze $p-i-n$ możliwe staje się przewodzenie przez diodę znacznych prądów, gdyż przy polaryzacji diody w kierunku przewodzenia występuje duża koncentracja nośników w warstwie i . Natomiast w wyniku dużej rezystywności tej warstwy w kierunku zaporowym dioda mocy może wytrzymywać duże napięcia wsteczne.

Właściwości statyczne diody ilustruje jej charakterystyka napięciowo-prądowa, przedstawiająca zależność prądu głównego (przewodzenia) od napięcia głównego przy określonej temperaturze złącza $T_j = const$ (rys. 2.2). Dioda pracuje w dwóch stabilnych stanach pracy: zaworowym i przewodzenia.

Dioda półprzewodnikowa prostownikowa: dwuwarstwowy, dwuzaciskowy element półprzewodnikowy, który przy ujemnym napięciu głównym wykazuje właściwości zaworowe, a przy napięciu głównym dodatnim – właściwości przewodzenia.

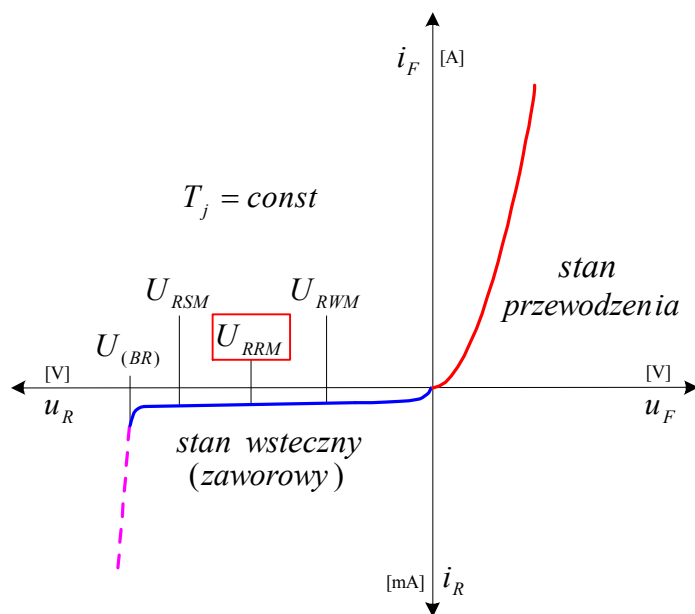
Dioda posiada dwa **zaciski główne**: **zacisk anody** (zacisk główny, do którego płynie prąd główny z obwodu zewnętrznego) oraz **zacisk katody** (zacisk główny, z którego płynie prąd główny do obwodu zewnętrznego).

Napięcie występujące między zaciskami głównymi nazywamy **napięciem głównym** (napięciem anody), a prąd płynący przez zaciski główne – **prądem głównym**.

Zależność prądu głównego od napięcia głównego przy ustalonych warunkach cieplnych nazywamy **charakterystyką główną** (lub **napięciowo-prądową**) – rysunek 2.2. Jest ona podstawą określenia granicznych wartości parametrów.

Charakterystyka główna ilustruje dwa **stany pracy stabilnej** diody:

- stan przewodzenia: stan pracy diody odpowiadający części charakterystyki głównej o małym napięciu i małej rezystancji;
- stan zaworowy (wsteczny): stan pracy diody odpowiadający części charakterystyki głównej dla prądów wstecznych o wartościach mniejszych niż wartości prądu wstecznego przy napięciu przebicia.



Rys. 2.2. Charakterystyka główna (prądowo-napięciowa) diody

Stan zaworowy występuje przy polaryzacji ujemnej diody. Rezystancja diody jest wówczas bardzo duża (rzędu 10^6 - 10^8), wskutek czego przez diodę płynie bardzo mały prąd wsteczny i_R , rosnący nieznacznie ze zwiększaniem napięcia wstecznego u_R . Największa wartość u_R nie może przekroczyć (pod groźbą zniszczenia napięciowego diody) określonej wartości granicznej, nazywanej napięciem przebicia $U_{(BR)}$. Podstawowymi parametrami diod w stanie zaworowym (podawanymi w katalogu), niezbędnymi do ich doboru napięciowego, są:

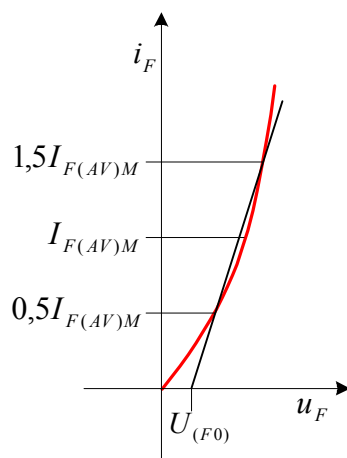
- powtarzalne szczytowe napięcie wsteczne U_{RPM} , które może wystąpić na diodzie cyklicznie w każdym okresie napięcia prostowanego przez diodę,
- niepowtarzalne szczytowe napięcie wsteczne U_{RSM} , które może pojawić się na diodzie (np. w postaci przepięcia) tylko sporadycznie; ma ono wartość o (10-50)% większą od U_{RPM} .

Wartość napięcia U_{RPM} (odpowiednik napięcia znamionowego diody), wyrażona w setkach woltów, jest nazywana klasą napięciową diody. Wartości U_{RPM} odpowiada wartość szczytowa powtarzalnego prądu wstecznego diody I_{RM} .

Stan przewodzenia występuje przy polaryzacji dodatniej diody. Jej rezystancja (wewnętrzna) jest wówczas bardzo mała (rzędu miliomów), wskutek czego przez diodę płynie prąd przewodzenia i_F , ograniczony prawie wyłącznie rezystancją obwodu zewnętrznego (obciążenia). Podstawowymi parametrami katalogowymi diod w stanie przewodzenia, służącymi do ich doboru prądowego, są:

- maksymalny średni prąd przewodzenia (prąd graniczny) $I_{F(AV)M}$ (interpretowany jako prąd znamionowy diody); określa tzw. klasę prądową diody;
- niepowtarzalny szczytowy prąd przewodzenia I_{FSM} ; stosunek $I_{FSM}/I_{F(AV)M}$ niekiedy jest nazywany względną przeciążalnością prądową diody;
- maksymalny dopuszczalny prąd skuteczny $I_{F(RMS)}$.

Prądowi $I_{F(AV)M}$ odpowiada katalogowy parametr napięciowy – napięcie przewodzenia diody U_{FM} , wynoszące zazwyczaj (0,6–1) V.



Rys. 2.2. Charakterystyka stanu przewodzenia diody

W analizie obwodów z diodami stosuje się ich uproszczone modele matematyczne. Najprostszym z nich, niemniej wystarczająco dokładnym do wielu obliczeń wstępnych, jest model idealny diody (rys. 2.2). Zasada się on na następujących założeniach: napięcie przewodzenia diody jest równe zero ($U_F = 0$) oraz prąd wsteczny diody jest równy zero ($I_R = 0$). Dokładniej charakterystykę diody odwzorowuje model liniowy. Napięcie przewodzenia diody opisuje wówczas równanie:

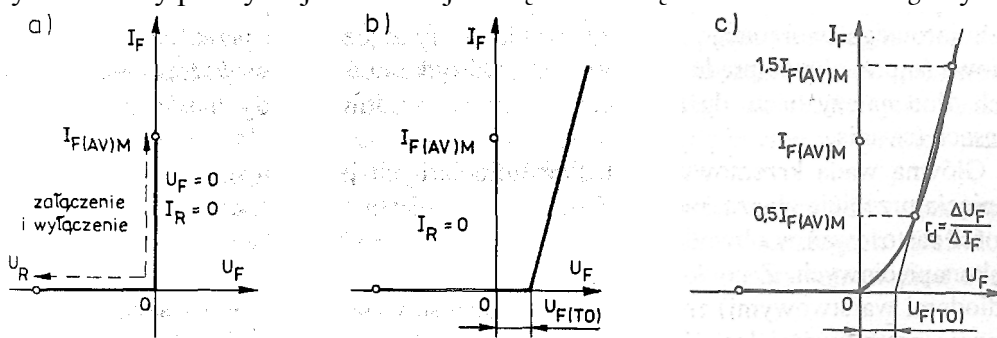
$$u_F = U_{(F0)} + r_F i_F \quad (1.7)$$

gdzie: $U_{(F0)}$ – napięcie progowe,

$$r_F = \frac{U_{F2} - U_{F1}}{I_{F(AV)M}} \text{ – rezystancja dynamiczna diody,}$$

$I_{F(AV)M}$ – prąd graniczny diody.

Sposób wyznaczenia napięcia progowego $U_{(F0)}$ i rezystancji dynamicznej diody r_F ilustruje rys. 2.2. Przy polaryzacji wstecznej diodę uważa się również za idealną, czyli $i_R = 0$.



Rys. 3.6. Modele uproszczone diody energetycznej: a) idealny, b) liniowy, c) ilustracja wyznaczania parametrów modelu liniowego

Do doboru zabezpieczeń prądowych wytwórcy diod podają w katalogach dalsze parametry i charakterystyki, z których najważniejsze są:

- parametr przeciążeniowy I^2t , wyrażający przeciążalność prądową dla czasów mniejszych od 10 ms; odpowiada dopuszczalnej wartości całki z kwadratu prądu w półkresie napięcia sieci dla dopuszczalnej maksymalnej temperatury złącza; służy do doboru zabezpieczeń zwarciovych;
- charakterystyka przeciążalności granicznej $I_{F(OV)} = f(t)$, ilustrująca zależność prądu przeciążeniowego diody od czasu trwania przeciążenia; jest podstawą doboru zabezpie-

czeń przeciążeniowych.

Parametry i charakterystyki katalogowe diod są podawane przez producenta dla określonych warunków temperaturowych. Dopuszczalne zakresy temperatury złącza diod wynoszą zazwyczaj od -40°C do $+150^{\circ}\text{C}$ dla $U_{RRM} > 2,8\text{ kV}$ lub do $+190^{\circ}\text{C}$ dla $U_{RRM} > 1\text{ kV}$.

Podstawowe parametry diod energetycznych są:

1. dla stanu przewodzenia:

- u_F – **chwilowe napięcie przewodzenia** (napięcie główne w stanie przewodzenia).
- i_F – **chwilowy prąd przewodzenia** (prąd główny płynący przez diodę w stanie przewodzenia).
- $I_{F(AV)}$ – **średni prąd przewodzenia** (średnia wartość prądu przewodzenia w określonym przedziale czasu).
- $I_{F(AV)M}$ – **prąd graniczny, maksymalny średni prąd przewodzenia** (największa wartość średnia prądu przewodzenia, który dioda może przewodzić w sposób ciągły w układzie jednofazowym jednokierunkowym o obciążeniu rezystancyjnym i kącie przewodzenia 180° el).
- $I_{F(RMS)}$ – **skuteczny prąd przewodzenia** (skuteczny prąd przewodzenia jednego okresu przemienne).
- $I_{F(OV)}$ – **przeciążeniowy prąd przewodzenia** (prąd przewodzenia, który płynąc w sposób ciągły spowodowałby przekroczenie maksymalnej temperatury złącza $p-n$ i który jest ograniczony w czasie tak, że temperatura nie jest przekroczona).
- I_{FRM} – **powtarzalny szczytowy prąd przewodzenia** (największa chwilowa wartość prądu przewodzenia z uwzględnieniem wszystkich powtarzalnych prądów przejściowych).
- I_{FSM} – **niepowtarzalny szczytowy prąd przewodzenia** (prąd przewodzenia powodujący przekroczenie maksymalnej temperatury złącza $p-n$, wynikający ze sporadycznych zakłóceń w obwodzie – największa dopuszczalna wartość amplitudy pojedynczego impulsu prądu przewodzenia o półsinusoidalnym przebiegu i czasie trwania 10 ms, przy maksymalnej temperaturze złącza $p-n$ i bez polaryzacji).
- I_{FM} – **szczytowy prąd przewodzenia**.
- U_{FM} – **szczytowe napięcie przewodzenia**.
- $U_{(F0)}$ – **napięcie progowe** (umowna wartość napięcia przewodzenia wyznaczona na podstawie liniowej aproksymacji charakterystyki diody w kierunku przewodzenia).
- r_F – **rezystancja dynamiczna** diody w kierunku przewodzenia (rezystancja różniczkowa diody mierzona między zaciskami diody w określonych warunkach pomiarowych).
- $\int_0^{T/2} i^2 dt$ – **parametr przeciążeniowy (całka cieplna)**: i – wartość chwilowa niepowtarzalnego szczytowego prądu przewodzenia; T – okres napięcia przemienne.
- P_F – **straty mocy w stanie przewodzenia** (straty mocy spowodowane przepływem prądu przewodzenia).

2. dla stanu zaworowego:

- u_R – **chwilowe napięcie wsteczne** (napięcie główne w stanie zaworowym).
- i_R – **chwilowy prąd wsteczny** (prąd główny płynący przez diodę w kierunku wstecznym).
- U_{RM} – **szczytowe napięcie wsteczne** (największa chwilowa wartość napięcia wstecznego występującego na diodzie z wyłączeniem powtarzalnych napięć przejściowych).
- I_{RM} – **szczytowy prąd wsteczny** (największa wartość prądu wstecznego w diodzie przy zmianie kierunku prądu płynącego przez diodę).
- U_{RWM} – **szczytowe wsteczne napięcie pracy** (największa chwilowa wartość napięcia wstecznego diody z wyłączeniem wszystkich powtarzalnych i niepowtarzalnych napięć przejściowych).
- U_{RRM} – **powtarzalne szczytowe napięcie wsteczne** (największa chwilowa wartość napięcia wstecznego tyrystora z uwzględnieniem wszystkich powtarzalnych napięć przejściowych).
- U_{RSM} – **niepowtarzalne szczytowe napięcie wsteczne** (największa chwilowa wartość jakiegokolwiek niepowtarzalnego napięcia wstecznego występującego na tyrystorze).
- $U_{(BR)}$ – **napięcie przebicia** (napięcie wsteczne, przy którym prąd wsteczny przekracza określoną, dopuszczalną wartość).
- I_{RRM} – **powtarzalny szczytowy prąd wsteczny**.
- I_{RSM} – **niepowtarzalny szczytowy prąd wsteczny**.

Procesy przejściowe zachodzące w diodzie

Procesy te zachodzą podczas zmiany warunków pracy z kierunku przewodzenia na kierunek wsteczny – rysunek 2.3.

Właściwości dynamiczne diod ilustrują przebiegi napięć i prądów w czasie załączania i odzyskiwania zdolności zaworowej (rys. 2.3). Proces załączania, tj. przejścia od stanu zaworowego do stanu przewodzenia, trwa bardzo krótko (od ułamka do kilku mikrosekund) i może być zazwyczaj uważany za natychmiastowy; nie wymaga on objaśnień. Proces odzyskiwania przez diodę zdolności zaworowych trwa od kilku do kilkunastu razy dłużej i decyduje o jej właściwościach dynamicznych. Podstawowymi parametrami dynamicznymi diody, służącymi głównie do doboru zabezpieczeń przepięciowych, są:–

- ładunek przejściowy przy wyłączaniu Q_{rr} (będący sumą ładunków – nadmiarowego Q_s i resztkowego Q_f); zależy od temperatury złącza, stromości opadania prądu przewodzenia i narastania prądu wstecznego (di_R/dt) oraz, mniej znacząco, od wartości prądu przewodzenia diody i_F przed wyłączeniem,
- czas odzyskiwania zdolności zaworowych t_{rr} (jako suma czasów $t_s + t_f$), ważny szczególnie w przypadku diod pracujących z dużą częstotliwością łączy,
- maksymalna wartość przejściowego prądu wstecznego I_{RM} , powiązana z dwoma poprzednimi parametrami następującą zależnością:

$$Q_{rr} = \int_0^{t_{rr}} i_{RM} dt \approx \frac{1}{2} I_{RM} t_{rr} \quad (3.1)$$

Występowanie prądu wstecznego przy wyłączaniu diody jest – pod względem energetycznym – jej główną wadą, ponieważ zmniejsza efektywność prostowania, a przede wszystkim zwiększa straty mocy w diodzie (ze wzrostem częstotliwości zwiększa się udział składowej strat mocy wyłączania). W celu ograniczenia tej wady wytwarza się tzw. diody szybko przełączające (*fast switching diodes*), nazywane zazwyczaj diodami szybkimi (FD), charakteryzujące się małymi wartościami czasu odzyskiwania zdolności zaworowej t_{rr} i co się z tym łączy – małymi wartościami ładunku przejściowego Q_{rr} .

Inną ważną właściwością diod jest stromość zmniejszania się prądu wstecznego od wartości prądu I_{RM} (czas t_f). Gdy prąd ten (pochodzący od ładunku resztkowego Q_f) zanika z dużą stromością (małe t_f), to na diodzie występuje przepięcie o znacznej wartości. Mówi się wówczas o diodach „twardo” wyłączających (*hard recovery diodes*) w odróżnieniu od specjalnie wykonanych typów diod o wolnym zanikaniu wstecznego prądu przejściowego (duże t_f), a więc z „miękkim” wyłączeniem (*soft recovery diodes*) [14,16].

Z podanych przebiegów wynika, że musi upłynąć określony przedział czasu, w którym następuje ustalenie się parametrów diody prostownikowej. Omawiane zjawiska odgrywają istotną rolę szczególnie w diodach szybkich przewidzianych do pracy w warunkach podwyższonej częstotliwości. Czas ustalania się charakterystyki wstecznej t_{rr} i czas ustalania się charakterystyki przewodzenia t_{fr} zwykłych diod wynoszą zazwyczaj od kilku do kilkunastu mikrosekund (μs). Z parametrem t_{rr} wiąże się ładunek przejściowy Q_{rr} , którego wartość wyznacza się na podstawie przebiegu prądu wstecznego w stanie nieustalonym.

Dioda mocy potrzebuje określonego czasu na przejście ze stanu blokowania (z występującym wtedy prądem wstecznym) do stanu przewodzenia (prąd płynie w kierunku od anody do katody) i na odwrót. Poza czasami trwania obu procesów istotne znaczenie odgrywają również parametry przebiegów oraz ich kształt. To właśnie przebiegi występujące w stanach przejściowych decydują o właściwościach obwodów zawierających diody.

Parametry dynamiczne diod mocy podawane są w kartach katalogowych przez producenta elementu. Szczególnie chodzi tu o dopuszczalną wartość pochodnej prądu – płynącego przez złącze diody – po czasie – di_F/dt (dla załączania oraz wyłączania). Przeważnie bowiem elementy te występują w układach zawierających indukcyjności wymuszające szybkość narastania czy opadania prądu. Przykładowe przebiegi przedstawia poniższy rysunek 2.4.

W trakcie przełączania dochodzi do przepięć na złączu. Cechą charakterystyczną jest występowanie ogona prądowego przy wyłączaniu oraz przepięcia przy załączaniu diody mocy. Przepięcia przy załączaniu są charakterystyczną cechą diod mocy nie występującą w diodach małosygnałowych.

Czasy oznaczone jako t_1 oraz t_2 wyznaczają przedział, w którym dochodzi do załączenia diody. W trakcie ich trwania zachodzą dwa fizyczne procesy: rozładowanie ładunku przestrzennego zgromadzonego podczas występującej wcześniej polaryzacji złącza w kierunku zaporowym oraz wzrost prądu w kierunku przewodzenia do wartości ustalonej – I_F . Pierwszy z procesów zbliżony jest do procesu rozładowania pojemności. W istocie tak właśnie modeluje się to zjawisko przy szczegółowym jego analizowaniu.

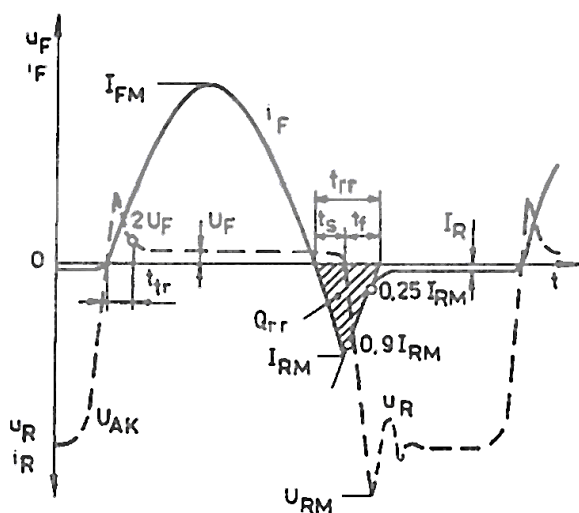
Powyższa interpretacja nie uwzględnia jednak przepięcia powstającego w chwili załączania. Spowodowane jest to nie uwzględnieniem rezystancji obszaru przez który płynie prąd, indukcyjności płytki krzemowej oraz doprowadzeń do niej dołączonych. Kiedy prąd przewodzenia wzrasta (po rozładowaniu ładunku przestrzennego), dochodzi do zwiększe-

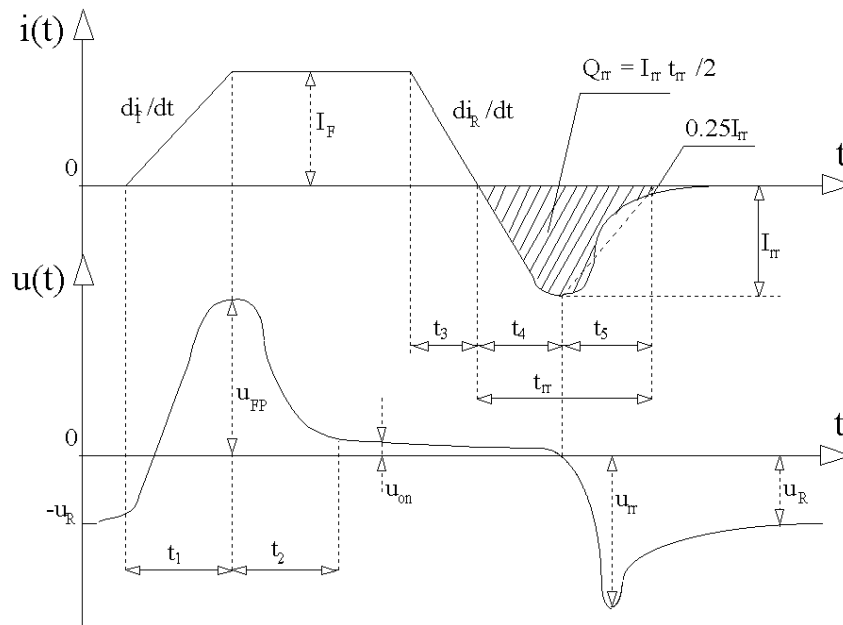
nia się również spadku napięcia na rezystancji. Ponadto występujący wówczas gwałtowny wzrost pochodnej prądu przewodzenia po czasie powoduje powstanie dużego napięcia na indukcyjnościach diody. Oba te zjawiska nakładają się na siebie powodując powstanie przepięcia o znacznej wartości kilkudziesięciu woltów. Może ono zakłócić pracę innych układów energoelektronicznych. Typowe wartości czasów t_1 oraz t_2 to setki nanosekund w przypadku pierwszego z nich i pojedyncze mikrosekundy dla czasu t_2 . Zmniejszenie okresu załączania możliwe jest przy zmianie szerokości warstw. Wpływa ono również na trwałość diody. Istnieje bowiem zależność pomiędzy krótszym czasem załączenia a występowaniem wyższych strat mocy w trakcie przewodzenia.

Na proces wyłączenia diody składają się przedziały t_3 , t_4 i t_5 , które są odwrotnością procesów występujących przy jej załączaniu. Inicjuje go zmiana kierunku napięcia obwodu. Zanim złącze zostanie spolaryzowane zaporowo usunięty być musi z niego ładunek przestrzenny zgromadzony w czasie, gdy przez diodę płynął prąd w kierunku przewodzenia – prąd diody maleje do zera. Dopóki nośniki nadmiarowe znajdują się w strefie dryftu złącze $p-n$ będzie spolaryzowane dodatnio (w kierunku przewodzenia). Tak więc napięcie na zaciskach diody będzie zbliżone początkowo do typowego napięcia przewodzenia pomniejszonego o spadek napięcia wywołany przepływem prądu wstecznego. Kiedy prąd zmieni znak (z dodatniego na ujemny) nastąpi zredukowanie gęstości ładunków – nośników nadmiarowych – w złączu w przedziale czasu t_4 do zera. Złącze zostanie spolaryzowane zaporowo. Od tego momentu napięcie na diodzie zaczyna gwałtownie spadać, osiągając ostatecznie wartość U_{rr} (patrz rysunek). Początkowo rosnący prąd wsteczny zaczyna się zmniejszać (po osiągnięciu maksimum I_{rr} na końcu odcinka t_4) aby po upływie t_5 całkowicie zaniknąć. Również napięcie na zaciskach diody ostatecznie ustala się na poziomie U_R – aktualnego napięcia polaryzacji zaporowej.

W czasie t_5 napięcie diody jest już wysokie, co powoduje powstawanie na niej znacznych strat mocy. Występująca również duża stromość zmniejszania się prądu wstecznego powoduje powstawanie przepięć na indukcyjnościach obwodu zewnętrznego stwarzając tym samym zagrożenie dla elementów dołączonych równolegle do diody.

Czas $t_{rr}=t_4+t_5$ nazywany jest *czasem odzyskiwania właściwości zaporowych*. Jego wartość zależy od konstrukcji oraz budowy wewnętrznej diody. Przeważnie zawiera się on w granicach od 1...100 μ s.





Rys. 2.3.

- Q_{rr} – **ładunek przejściowy** (przy wyłączaniu): całkowity ładunek resztkowy gromadzony w diodzie po przełączeniu jej z określonych warunków prądu przewodzenia do określonych warunków polaryzacji wstecznej.
- t_{fr} – **czas ustalania charakterystyki w kierunku przewodzenia** (czas niezbędny, aby prąd (lub napięcie) powrócił do określonej wartości po przełączeniu od zera lub określonego napięcia wstecznego do określonych warunków polaryzacji w kierunku przewodzenia).
- t_{rr} – **czas ustalania charakterystyki w kierunku wstecznym** (czas odzyskiwania zdolności zaworowej): czas niezbędny, aby prąd (lub napięcie) powrócił do określonej wartości po chwilowym przełączeniu od określonych prądu w kierunku przewodzenia do określonych warunków polaryzacji w kierunku wstecznym).

3.4. Zasady doboru diod

Dobór zaworów (diod, tranzystorów, tyrystorów) jest jednym z trudniejszych problemów rozwiązywanych w czasie projektowania przekształtnika. Cena zaworów jest relatywnie wysoka i zależy m.in. od prądu znamionowego i klasy napięciowej. Z jednej strony konieczne jest więc ograniczenie tych parametrów zaworu do rzeczywiście niezbędnych wartości. Jednak z drugiej strony zawory charakteryzują się dużą wrażliwością na przeciążenia napięciowe, prądowe i cieplne. Krótkotrwale nawet przekroczenie dopuszczalnej wartości któregośkolwiek parametru powoduje uszkodzenie lub zniszczenie zaworu. Dlatego konieczna jest bardzo wnikliwa analiza warunków pracy zaworów oraz uwzględnienie wszystkich przeciążeń i zakłóceń mogących wystąpić w układzie.

Poprawny dobór zaworów wymaga znajomości wielu parametrów wyznaczanych doświadczalnie przez wytwórców i podawanych w katalogach. Definicje najważniejszych parametrów diod podano w p. 3.2. Dobór parametrów diod obejmuje dobór napięciowy i prądowy.

Dobór napięciowy diody polega na określeniu właściwej wartości maksymalnego po-

wtarzalnego napięcia wstecznego (klasy napięciowej) U_{RRM} . W przypadku diod prostowniczych punktem wyjścia jest wyznaczenie najwyższej wartości napięcia wstecznego U_{RWM} , jaka może wystąpić na diodzie w czasie pracy. Wartość teoretyczna U_{RWM} (bez uwzględnienia przepięć) zależy od wymaganego napięcia biegu jałowego U_{d0} i od schematu połączeń zaworów (topologii) przekształtnika; jest wyznaczana na podstawie wartości U_{RWM}/U_{d0} podanych w literaturze [7, 27, 29].

W pracy przekształtnika występują jednak przepięcia (komutacyjne, łączeniowe i inne – zob. p. 7.3.2), których wartości mogą nawet znacznie przekraczać teoretycznie wyznaczone wartości U_{RWM} . Wartości przepięć nie można dokładnie wyznaczyć. Uwzględnia się je, przyjmując współczynnik bezpieczeństwa napięciowego k_u określony doświadczalnie. Zazwyczaj $k_u = 1,5 \div 2,5$, przy czym większe wartości odnoszą się do przekształtników zasilanych z sieci napięcia przemiennego, a mniejsze – do przekształtników zasilanych ze źródła wydzielonego, np. z baterii akumulatorów. Przy doborze optymalnej wartości ku należy także uwzględnić koszty obwodów ochrony przepięciowej zaworów. Poprawny dobór napięciowy zaworu wymaga zatem spełnienia warunku:

$$U_{RRM} \geq k_u U_{RWM} \quad (3.3)$$

Dobór prądowy diody polega na przyjęciu odpowiedniej maksymalnej wartości średniej prądu przewodzenia (klasy prądowej) $I_{F(AV)M}$ na podstawie szczegółowej analizy warunków pracy przekształtnika. Dobór ten jest względnie prosty dla stałego w czasie obciążenia przekształtnika; wykorzystuje się wówczas podane przez wytwórcę katalogowe charakterystyki ilustrujące zależność temperatury obudowy zaworu (temperatura T_j złącza decydująca o obciążalności prądowej nie może bowiem być mierzona bezpośrednio) od wartości średniej prądu zaworu $T_C = f(I_{F(AV)M})$. Teoretyczne wartości średnie prądu zaworu $I_{F(AV)}$ dla wartości średniej (zadanej) prądu obciążenia I_d typowych prostowników są podawane w literaturze w postaci stosunku $I_{F(AV)}/I_d$. Temperaturę obudowy T_C należy początkowo założyć.

Po wstępnym doborze zaworu i założeniu T_C dobiera się i sprawdza układ chłodzenia, tj. radiator (lub wymiennik ciepła). Punktem wyjścia tych obliczeń jest wyznaczenie całkowitych średnich strat mocy w zaworze w jednym cyklu pracy i na tej podstawie wyznaczenie rzeczywistej temperatury obudowy. Tak obliczona wartość T_C (i odpowiadająca jej wartość T_j) nie może być większa od wartości wstępnie założonej. Jeżeli obliczenia wykażą temperaturę T_C zbyt wysoką to należy poprawić warunki chłodzenia (przez zwiększenie prędkości przepływu powietrza chłodzącego lub zwiększenie radiatora) albo zmienić typ zaworu) i ponownie wykonać sprawdzenie.

Na **całkowite średnie straty mocy** w diodzie składają się:

- straty mocy w stanie przewodzenia,
- straty mocy w stanie zaworowym,
- straty mocy łączeniowe.

Straty mocy w stanie przewodzenia są zazwyczaj podstawową pozycją strat mocy w diodzie. Jeśli charakterystykę główną diody w stanie przewodzenia aproksymuje się linią prostą (zob. rys. 3.6b), to straty te wyrazi wzór:

$$P_{F(AV)} = U_{F(T0)} I_{F(AV)} + r_F I_{F(RMS)}^2 \quad (3.4)$$

Straty mocy w stanie zaworowym wyraża całka za okres z iloczynu napięcia i prądu wstecznego diody; ujmuje to prosta zależność:

$$P_{R(AV)} = U_{R(AV)} I_R \quad (3.5)$$

Wartość $P_{R(AV)}$ jest zwykle tak relatywnie mała, że uwzględnia się ją tylko w obliczeniach bardzo dokładnych.

Łączeniowe straty mocy oblicza się na podstawie wielkości charakteryzujących zlinearyzowane standardowe przebiegi napięcia i prądu przy załączaniu i wyłączaniu diody. Energię traconą w czasie pojedynczego załączania prądu o wartości I_F z wyraża wówczas wzór:

$$E_{TT} = 0,4U_{F \max} I_{Fz} t_{pz} \quad (3.6)$$

gdzie: $U_{F \max}$ – wartość chwilowa napięcia (przebiecia) na diodzie po załączeniu, t_{pz} – czas trwania przebiecia.

Energia tracona w czasie pojedynczego wyłączania diody:

$$E_{RQ} = 0,5U_{Rw} I_{rrM} S (di_{rr} / dt) \quad (3.7)$$

gdzie S to tzw. współczynnik miękkości wyłączania prądu wstecznego $S = t_s / t_f$ (zob. rys. 3.5d).

Łączeniowe straty mocy wydzielane w diodzie są proporcjonalne do częstotliwości łączy f_s , zgodnie ze wzorem:

$$P_{ST} = (E_{TT} + E_{RQ}) f_s \quad (3.8)$$

Ostatecznie całkowite średnie straty mocy w diodzie są sumą strat opisanych zależnościami (3.4), (3.5) i (3.8).

Dobór prądowy zaworu jest znacznie trudniejszy, gdy przekształtnik pracuje ze zmiennym obciążeniem. Ze względu na małą cieplną stałą czasową zaworu (rzędu sekund) temperatura złącza zmienia się bardzo szybko w funkcji zmian prądu obciążenia (strat mocy). Stała czasowa radiatorów jest natomiast wielokrotnie większa (od kilku do kilkunastu minut), co sprawia, że analiza dynamiki zmian temperatury bloku zawór-radiator wymaga znacznego nakładu pracy obliczeniowej. Punktem wyjścia tych obliczeń jest również wyznaczenie całkowitych średnich strat mocy w jednym cyklu pracy zaworu. Zagadnienia te omówiono bardziej szczegółowo w rozdziale 8.

W przypadku pracy diod w warunkach „typowych”, jak np. 1- i 3-fazowe mostki prostownicze przy „standardowej” częstotliwości napięcia 50 Hz, można posługiwać się nomogramami $P_{R(AV)} = f(I_{F(AV)})$ oraz $T_C = f(P_{(AV)})$, obowiązującymi dla konkretnego typu radiatora chłodzącego zawór, podawanymi w katalogach.

3.5. Zastosowanie diod w układach przekształtnikowych

Diody prostownicze są najprostszymi niesterowanymi półprzewodnikowymi przyrządami mocy. Charakteryzują się największymi wartościami maksymalnymi parametrów napięciowych oraz prądowych i są często wykorzystywane w budowie różnego rodzaju przekształtników, głównie niesterowanych układów prostownikowych (nie wymagających regulacji wartości średniej napięcia wyjściowego).

Prostowniki diodowe najwyższych mocy służą do zasilania m.in. podstacji trakcyjnych (kolei głównych, metra, trolejbusów, tramwajów, lokomotyw kopalnianych – dołowych i odkrywkowych), elektrolizerów (otrzymywanie tlenu, wodoru, chloru itp.) oraz układów elektrometalurgicznych (produkcja aluminium, rafinacja miedzi, cynku itp.).

Bardzo obszernym polem zastosowań diod prostowniczych, od małych do dużych mocy, są przekształtniki układów napędowych zarówno prądu stałego, jak i przemiennego.

W układach napędowych prądu stałego diody wykorzystuje się zazwyczaj do budowy 3-fazowych mostków prostownikowych półsterowanych (trzy tyrystory i trzy diody, tzw. układ 3T-3D) oraz jako diody tzw. zerowe (rozładowcze), bocznikujące wstecznie odbiornik; układy takie są nazywane prostownikami o odcięciu zerowym. Zarówno mostki pół-

sterowane (oszczędnościowe), jak i układy z diodą zerową są ekonomiczne i powinny być stosowane w odbiornikach o dużej elektromagnetycznej stałej czasowej, nie wymagających pracy falownikowej (oddawania energii z odbiornika do źródła zasilania). W porównaniu z analogicznymi układami bez odcięcia zerowego układy te cechuje m.in. mniejsza pulsacja napięcia wyjściowego, mniejszy pobór mocy biernej z sieci (większy współczynnik mocy) i radykalne ograniczenie przepięć przy wyłączaniu odbiornika [3,7,20,22,28,31].

W układach napędowych prądu przemiennego z tranzystorowymi falownikami napięcia mostki diodowe pełnią funkcję zasilaczy tych falowników i tworzą z nimi tzw. przekształtniki częstotliwości z obwodem pośredniczącym (prądu stałego, napięcia stałego lub rezonansowym) [3,20,22,27,28,31]; jest to obecnie bardzo intensywnie rozwijany rodzaj napędów przekształtnikowych. Poprawna praca takich falowników (zazwyczaj o strukturze 3-fazowego mostka IGBT) wymaga stosowania także specjalnych diod szybkich o łagodnym odzyskiwaniu właściwości zaworowych, bocznikujących wstecznie tranzystory, o małych prądach wstecznych i niskich napięciach przewodzenia oraz wykazujących małą zależność parametrów od temperatury. Opracowano wiele nowych wersji takich diod z wykorzystaniem rowkowych (*trench*) struktur MOS [1,12,34,37,44,48]. Jedną z nich jest scalone połączenie konwencjonalnej struktury PIN z diodą Schottky'ego, oznaczane jako dioda MPS (*Merged PIN/Schottky*). W efekcie uzyskuje się krótsze czasy odzyskiwania zdolności zaworowych i niższe napięcia przewodzenia. Napięcia wsteczne diod MPS sięgają już 4 kV [32]. Zastosowanie takich diod pozwala istotnie zredukować straty mocy w przekształtnikach.

Diody, o specjalnie nieraz modelowanych właściwościach, pełnią także liczne funkcje pomocnicze w układach przekształtnikowych. Są one elementami m.in. obwodów tłumiących przepięcia (łączeniowe i komutacyjne – p. 7.3.2) i ograniczających zwarcia (p. 7.3.3), a także obwodów odciążających (*snubbery*) i zabezpieczających przed nadmierną stromością narastania prądu (p. 7.3.4). Wytwarzane są także liczne rodzaje modułów scalonych zawierających diody energetyczne (p. 6.1).

Diody należą do elementów energoelektronicznych występujących nieomal w każdym urządzeniu dużej mocy. Występują tam m.in. jako:

- prostowniki niesterowane jedno- czy trójfazowe (jednopołówkowe i dwupołówkowe),
- układy zabezpieczające inne elementy przed przepięciami pochodzenia indukcyjnego,
- powielacze napięcia,
- proste funktry logiczne,
- układy odciążające zawory sterowane,
- diody zwrotne w falownikach napięcia,
- diody przeciwnasyceńowe w przekształtnikach tranzystorowych,
- elementy detekcyjne.

Ze względu na tak wielką różnorodność zastosowań wytwarza się diody znacznie różniące się między sobą wymiarami, parametrami dopuszczalnymi i co za tym idzie również obudowami (poczynając od maleńkiej obudowy przeznaczonej do montażu powierzchniowego na obwodach drukowanych do znacznych rozmiarów pastylek mocowanych śrubami do radiatorów).

2.2. TYRYSTORY SCR

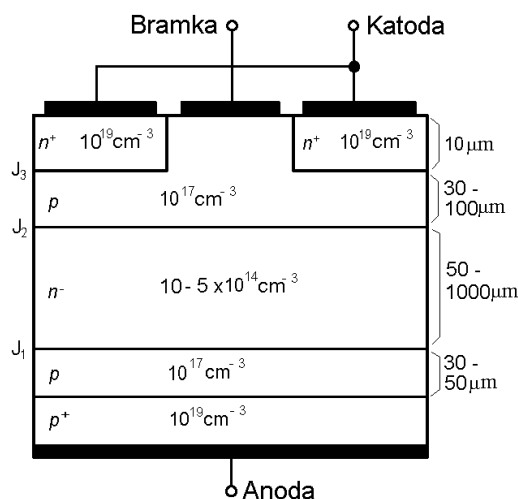
2.2.1. Działanie oraz parametry i charakterystyki statyczne tyrystora

Tyrystor jednokierunkowy (inaczej niesymetryczny lub krzemowa dioda sterowana) nazywany w skrócie tyrystorem należy do licznej grupy przyrządów półprzewodnikowych o strukturze czterowarstwowej $p-n-p-n$ z wyprowadzonymi trzema elektrodami (zaciskami). Charakteryzuje się jednokierunkowym przewodzeniem prądu roboczego i niepełną sterownością. Przełączenie do stanu przewodzenia następuje przy pomocy obwodu bramkowego, który traci właściwości sterownicze z chwilą załączenia tyrystora. Innej możliwe sposoby załączania tyrystora bądź nie znalazły szerszego zastosowania (np. załączanie napięciowe i świetlne), bądź są nawet szkodliwe (załączanie stromościowe).

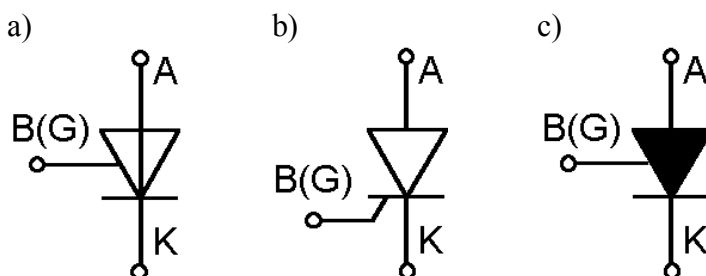
Określenie normatywne tyrystora SCR:

Tyrystor – trzyczaciskowy, czterowarstwowy element półprzewodnikowy, który przy ujemnym napięciu głównym wykazuje właściwości zaworowe i który może być przełączony ze stanu blokowania do stanu przewodzenia przy wykorzystaniu bramki, gdy napięcie główne jest dodatnie.

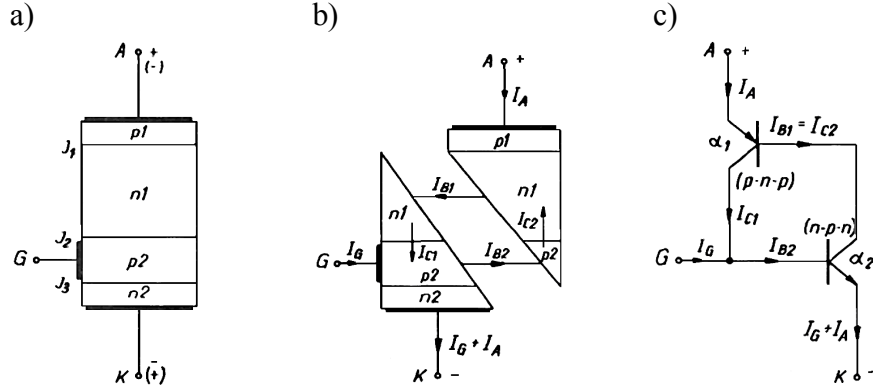
Struktura tego elementu jest czterowarstwowa typu $p-n-p-n$. Zjawiska, jakie zachodzą w niej, stanowią o jej właściwościach.



Rys 3.2. Szczegóły budowy struktury krzemowej tyrystora SCR



Rys 3.3. Symbole elektryczne tyrystora SCR: a) obowiązujący; b) c) spotykany na schematach



Rys. 1.1. Tyrystor jednokierunkowy; a), b) struktura $p-n-p-n$; c) model dwutranzystorowy

Strukturę przyrządu przedstawia schematycznie rysunek 1.1b,c, a jej uproszczony model – rysunek 1.1d. Z rysunku 1.1d wynika, że kolektor każdego z tranzystorów połączony jest z bazą drugiego. W wyniku tego prąd bazy I_{B1} tranzystora $p-n-p$ jest prądem I_{C2} kolektora tranzystora $n-p-n$. Prąd bazy tranzystora $n-p-n$ jest sumą prądów I_{C1} kolektora tranzystora $p-n-p$ oraz prądu sterującego bramki I_G . Dla układu wspólnej bazy, w przypadku tranzystora $p-n-p$ można zapisać:

$$I_{B1} = (1 - \alpha_1)I_A - I_{CB01} \quad (1.1)$$

$$I_{C1} = \alpha_1 I_A + I_{CB01} \quad (1.2)$$

Podobnie dla tranzystora $n-p-n$:

$$I_{B2} = (1 - \alpha_2)I_A - I_{CB02} \quad (1.3)$$

$$I_{C2} = \alpha_2 (I_A + I_G) + I_{CB02} \quad (1.4)$$

Przyrównując do siebie I_{B1} i I_{C2} albo I_{B2} i $(I_{C1} + I_G)$ oraz wprowadzając $I_{C0} = I_{CB01} + I_{CB02}$, uzyskuje się wyrażenie na prąd anodowy tyrystora:

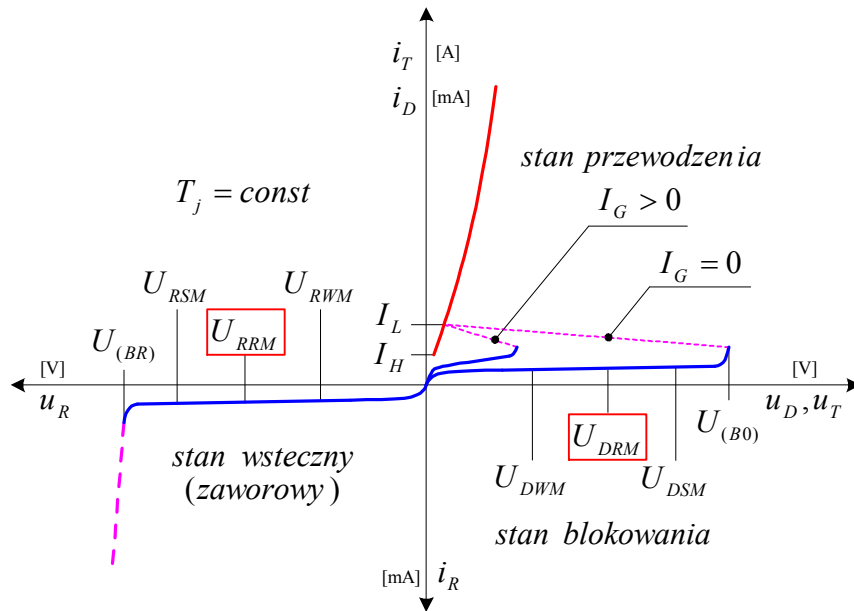
$$I_A = \frac{\alpha_2 I_G + I_{C0}}{1 - (\alpha_1 + \alpha_2)} \quad (1.5)$$

przy czym wielkości występujące we wzorze (1.5) są funkcjami wielu zmiennych:

$$\left. \begin{aligned} \alpha_1 &= f(I_A, U_A, T) \\ \alpha_2 &= f(I_A, U_A, T, I_G, \Phi) \\ I_{C0} &= f(T, U_A, \Phi) \end{aligned} \right\} \quad (1.6)$$

Ze wzrostem I_G (załączenie impulsem bramkowym) lub I_{C0} (załączenie napięciowe) następuje zwiększenie współczynników wzmocnienia prądowego obu tranzystorów. Efektem końcowym dodatniego sprzężenia zwrotnego jest lawinowy wzrost prądu I_A (w chwili, gdy $[1 - (\alpha_1 + \alpha_2)] \rightarrow 0$ (dąży do zera)) i załączenie tyrystora. Wartość napięcia głównego i prądu głównego w chwili przejścia tyrystora ze stanu blokowania do stanu przewodzenia, określają parametry przełączania $I_{(B0)}, U_{(B0)}$.

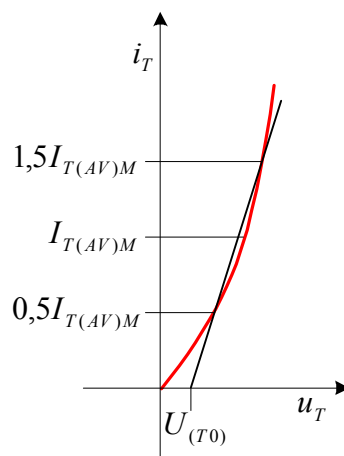
Charakterystyka główna $U_{(B0)}$ (napięciowo-prądowa) tyrystora (rys. 1.2a) ilustruje statyczne (dla częstotliwości łączy poniżej 400 Hz) właściwości i parametry struktury w pięciu, możliwych stanach pracy.



Stabilny stan zaworowy cechuje się przepływem niewielkiego prądu wstecznego przez tyrystor. Przekroczenie wartości napięcia przebiecia lawinowego $U_{(BR)}$ kończy się zwykle uszkodzeniem lub zniszczeniem tyrystora z powodu lawinowego wzrostu prądu. Parametrami charakteryzującymi stan zaworowy tyrystora są wartości napięć wstecznych charakterystyki głównej: U_{RWM} , U_{RRM} , U_{RSM} (definicje podstawowych parametrów tyrystorów podano w załączniku I).

Stabilny stan blokowania odznacza się przepływem niewielkiego prądu płynącego przez tyrystor spolaryzowany przepustowo. Obejmuje on część charakterystyki głównej od początku układu współrzędnych do punktu przełączania. Katalogowymi parametrami napięciowymi są: U_{DWM} , U_{DRM} , U_{DSM} . Po osiągnięciu wartości $U_{(B0)}$ punkt pracy tyrystora przemieszcza się w niestabilnym obszarze ujemnej rezystancji różniczkowej do osiągnięcia stanu ustalonego.

Stabilny stan przewodzenia cechuje mały spadek napięcia na zaciskach tyrystora (od ułamka V do kilku V) i duża wartość prądu (ograniczona praktycznie tylko impedancją obciążenia). Najmniejszą wartością prądu przewodzenia po przełączeniu ze stanu blokowania – jest prąd załączania I_L . W obliczeniach, charakterystykę główną tyrystora w stanie przewodzenia aproksymuje się najczęściej dwuodcinkowo – rys. 1.2b).



Rys.1.2. Charakterystyka główna (napięciowo-prądowa) tyrystora w stanie przewodzenia

Napięcie w stanie przewodzenia wynosi:

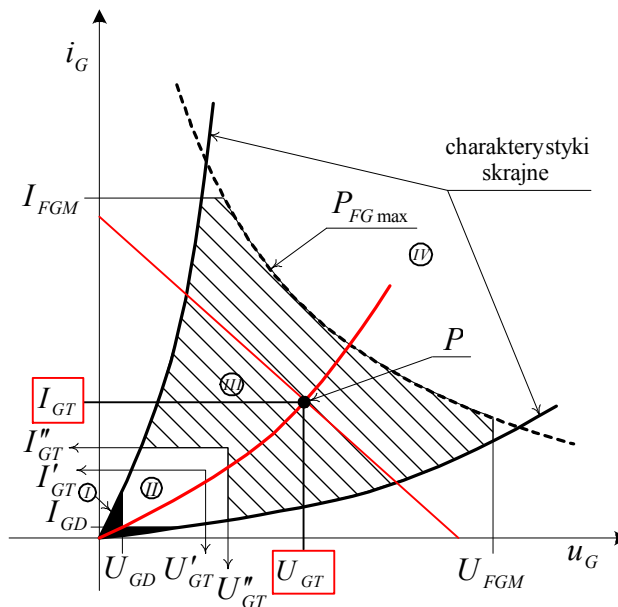
$$U_T = U_{(T0)} + r_T I_T \quad (1.7)$$

gdzie: $U_{(T0)}$ – napięcie progowe,

$$r_T = \frac{U_{T2} - U_{T1}}{I_{T(AV)M}} \text{ – rezystancja dynamiczna tyrystora,}$$

$I_{T(AV)M}$ – prąd graniczny tyrystora.

Charakterystyka prądowo-napięciowa obwodu bramkowego obrazuje statyczne właściwości złącza bramka-katoda tyrystora. Obwód bramkowy odznacza się słabymi właściwościami prostującymi, małą wartością napięcia przebicia lawinowego i podatnością na wpływy temperatury. Ze względu na duży rozrzut charakterystyk bramkowych, w katalogach przedstawia się dwie skrajne charakterystyki dla tyrystorów tego samego typu – rysunek 1.3.



Rys.1.3. Charakterystyka napięciowo-prądowa obwodu bramkowego tyrystora

Obejmują one obszar pracy obwodu bramki zawierający: obszar nieprzełączania tyrystora (I), obszar możliwych (lecz niepewnych) przełączeń (II), obszar pewnych przełączeń (III), obszar możliwych uszkodzeń (lub zniszczeń) bramki (IV). Parametry impulsu bramkowego z obszaru III gwarantują wyzwolenie wszystkich tyrystorów danego typu i nazywane są parametrami przełączającymi U_{GT} i I_{GT} .

- U_G – napięcie bramki – napięcie między zaciskami bramki a określonym zaciskiem głównym.
- U_{FGM} – **szczytowe napięcie przewodzenia bramki** – największa chwilowa wartość napięcia przewodzenia bramki z uwzględnieniem wszelkich napięć przejściowych.
- U_{GRM} – **szczytowe napięcie wsteczne bramki** – największa chwilowa wartość napięcia wstecznego bramki z uwzględnieniem wszelkich napięć przejściowych.
- U_{GT} – **napięcie bramki przełączające** – napięcie bramki niezbędne do spowodowania przepływu prądu przełączającego bramki.

- U_{GD} – **napięcie bramki nieprzelączające** – największa wartość napięcia bramki nie powodująca przełączania tyrystora ze stanu blokowania do stanu przewodzenia.
- I_G – prąd bramki – prąd płynący przez zacisk bramki i określony zacisk główny.
- I_{FG} – prąd przewodzenia bramki – prąd płynący przez bramkę przy napięciu przewodzenia bramki.
- I_{FGM} – **szczytowy prąd przewodzenia bramki** – największa chwilowa wartość prądu przewodzenia bramki z uwzględnieniem wszelkich prądów o charakterze przejściowym.
- I_{RG} – prąd wsteczny bramki – prąd płynący przez bramkę przy napięciu wstecznym bramki.
- I_{RGM} – szczytowy prąd wsteczny bramki – największa chwilowa wartość prądu wstecznego bramki z uwzględnieniem wszelkich prądów o charakterze przejściowym.
- I_{GT} – prąd bramki przełączający – najmniejsza wartość prądu przewodzenia bramki niezbędna do przełączania tyrystora ze stanu blokowania do stanu przewodzenia.
- I_{GD} – prąd bramki nieprzelączający – prąd płynący przez bramkę przy napięciu bramki nieprzelączającym.
- P_G – **straty mocy w bramce** – straty mocy spowodowane przepływem prądu bramki.

2.2.2. Parametry dynamiczne tyrystora SCR

Stabilny stan przewodzenia tyrystora jest poprzedzony dynamicznym procesem załączania (czyli przechodzeniem od małej do dużej przewodności) i zainicjowanym podaniem impulsu bramkowego. Początkowo lokalny obszar, przewodzenia w bezpośrednim sąsiedztwie bramki, rozprzestrzenia się ze stałą prędkością, powodując poprzeczne spadki napięcia na rozłożonych rezystancjach warstw półprzewodnika, aż obejmuje cały przekrój poprzeczny struktury. Gęstości prądu tyrystora w procesie załączania są duże (rzędu 100 A/mm i stwarzają niebezpieczeństwo lokalnego przegrzania i zniszczenia cieplnego struktury. Szczególnie narażone są tyrystory o dużej powierzchni poprzecznej struktury.

Przebieg procesu załączania zależy od geometrii warstw półprzewodnika, parametrów impulsu bramkowego, wartości napięcia anodowego oraz rodzaju obciążenia tyrystora. Charakteryzuje się dwoma podstawowymi parametrami – czasem załączania t_{gt} i krytyczną stromością narastania prądu przewodzenia $\left(\frac{di_T}{dt}\right)_{crit}$.

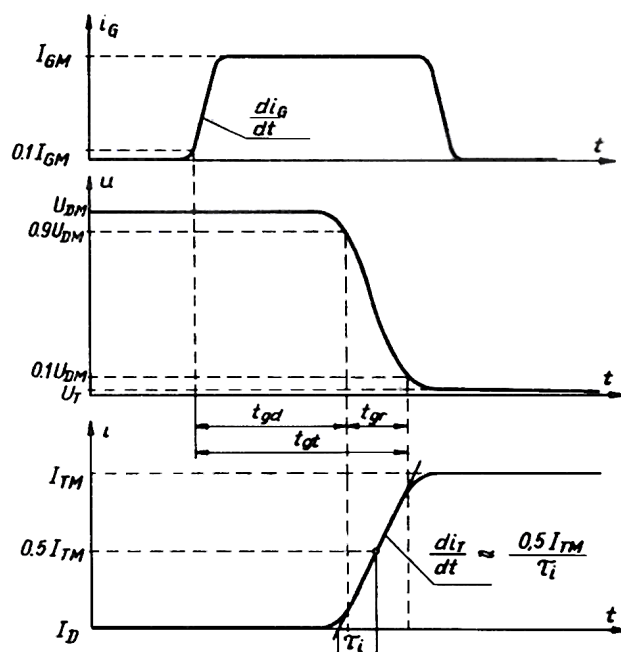
Proces ten zostaje zainicjowany poprzez podanie na bramkę impulsu prądowego o określonej wartości i czasie trwania (chwila $t = 0$ na rysunku 3.5). Jeśli napięcie na tyrystorze jest dostatecznie duże (U_{AK}) to prąd płynący przez tyrystor zacznie rosnać z prędkością di_T/dt ograniczoną poprzez inne elementy układu oraz indukcyjności pasożytnicze połączeń. Możemy tutaj wyróżnić trzy etapy przełączania tyrystora: czas włączania $t_{d(on)}$, czas narastania prądu t_r oraz czas rozszerzania się obszaru przewodzącego t_{ps} .

$$t_{gt} \quad t_q \quad Q_{rr} \left(\frac{di_T}{dt} \right)_{crit} \left(\frac{du_D}{dt} \right)_{crit}$$

2.2.1. Proces załączania tyrystora

Stabilny stan przewodzenia tyrystora jest poprzedzony dynamicznym procesem załączania (czyli przechodzeniem od małej do dużej przewodności) i zainicjowanym podaniem impulsu bramkowego. Początkowo lokalny obszar, przewodzenia w bezpośrednim sąsiedztwie bramki, rozprzestrzenia się ze stałą prędkością, powodując poprzeczne spadki napięcia na rozłożonych rezystancjach warstw półprzewodnika, aż obejmuje cały przekrój poprzeczny struktury. Gęstości prądu tyrystora w procesie załączania są duże (rzędu 100 A/mm i stwarzają niebezpieczeństwo lokalnego przegrzania i zniszczenia cieplnego struktury. Szczególnie narażone są tyrystory o dużej powierzchni poprzecznej struktury.

Przebieg procesu załączania zależy od geometrii warstw półprzewodnika, parametrów impulsu bramkowego, wartości napięcia anodowego oraz rodzaju obciążenia tyrystora. Charakteryzuje się dwoma podstawowymi parametrami – czasem załączania t_{gt} i krytyczną stromością narastania prądu przewodzenia $\left(\frac{di_T}{dt} \right)_{crit}$.

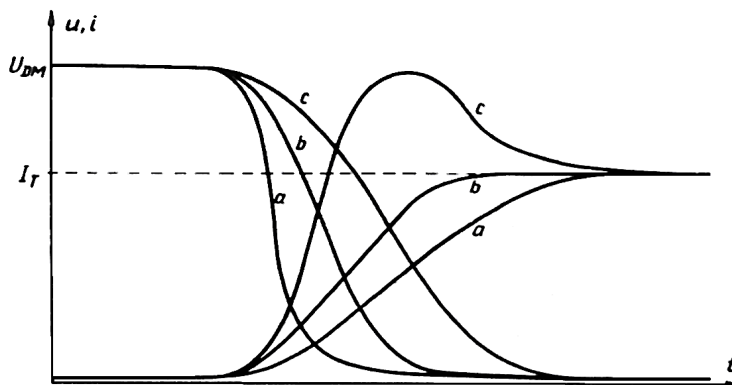


Rys.2.1. Przebiegi napięcia i prądu głównego tyrystora w procesie włączania

Czas załączania tyrystora t_{gt} (rys. 2.1), jest to czas, jaki upływa od chwili, w której prąd bramki osiąga 0,1 wartości szczytowej I_{GM} do chwili, w której napięcie główne tyrystora obniży się do 0,1 wartości szczytowej U_{DM} . Składa się on z dwóch czasów:

- czasu opóźnienia t_{gd} – od chwili, w której prąd bramki osiąga 0,1 I_{TM} do chwili, kiedy napięcie główne zmniejszy się do 0,9 U_{DM} ; praktycznie nie zależy od rodzaju obciążenia i zależy od parametrów impulsu bramkowego może wynosić od 0,5 do 100 μs [22],
 - czasu narastania t_{gr} – odpowiadającego zmianie napięcia głównego od 0,9 U_{DM} do 0,1 U_{DM} ; zależy on od wartości i stromości narastania prądu tyrystora, temperatury oraz nieznacznie od parametrów impulsu bramkowego i waha się od 0,2 do 5 μs [22].
- Czas załączania rośnie ze wzrostem grubości warstw struktury, szczególnie p_2 i n_1 , (np.

w tyrystorach wysokonapięciowych). Zmniejszenie czasu załączania osiąga się przez zwiększenie I_{GM} oraz di_G/dt , a także powodowane jest wzrostem t_G , U_{DM} , T_j . Po upływie czasu narastania, tyrystor znajduje się w stanie przewodzenia, pomimo iż poprzeczne rozprzestrzenianie się obszaru przewodzenia trwa nadal aż do ustalenia się wartości prądu i_T i napięcia u_T .



Rys.2.2. Przebiegi napięcia i prądu głównego tyrystora w procesie załączania przy różnych rodzajach obciążenia: a) indukcyjnym, b) rezystancyjnym, c) pojemnościowym

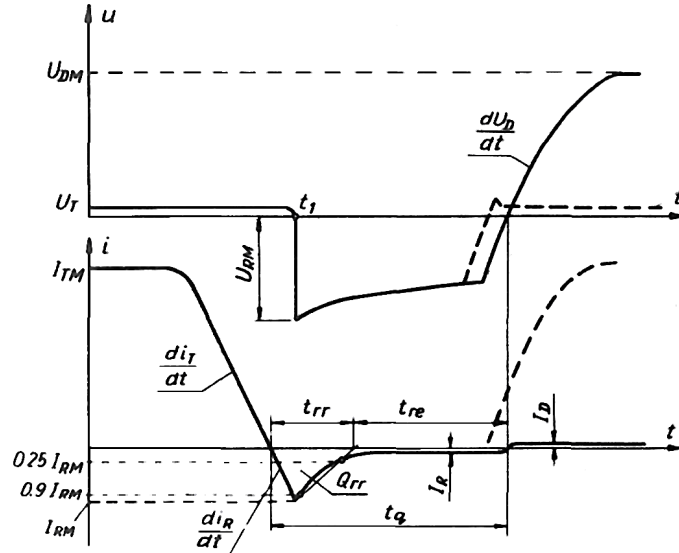
Wpływ rodzaju obciążenia na proces załączania ilustruje rysunek 2.2. Przebieg prądu głównego przy obciążeniu pojemnościowym cechuje największa stromość narastania zaś przy obciążeniu indukcyjnym narastanie prądu jest spowolnione. Dlatego tyrystory pracujące w obwodach z indukcyjnością wymagają wyzwalań długimi impulsami bramkowymi.

Czasy charakteryzujące proces załączania są wielkościami umownymi i definiowane są dla tyrystora obciążonego rezystancją (definicje podstawowych parametrów tyrystorów podano w załączniku I).

Krytyczna stromość narastania prądu przewodzenia $\left(\frac{di_T}{dt}\right)_{crit}$ jest to największa wartość, stromości prądu, która w określonych warunkach załączania tyrystora nie powoduje jego uszkodzenia. Wartość $\left(\frac{di_T}{dt}\right)_{crit}$ ulega obniżeniu ze wzrostem napięcia i prądu głównego oraz temperatury złącza, natomiast wzrost amplitudy i stromości czoła impulsu bramkowego (forsowanie) zwiększa $\left(\frac{di_T}{dt}\right)_{crit}$.

2.2.2. Proces wyłączenia tyrystora

Wyłączenie tyrystora (w wyniku opróżnienia wszystkich złącz struktury z nośników swobodnych) oznacza przejście przyrzędu od stanu przewodzenia poprzez stabilny stan zaworowy do stabilnego stanu blokowania. Może to nastąpić albo w drodze rekombinacji naturalnej przez zmniejszenie prądu przewodzenia tyrystora poniżej wartości prądu podtrzymania I_H , albo w sposób wymuszony (szybciej) drogą rekombinacji naturalnej połączonej z odprowadzeniem ładunku z powodu wstecznego spolaryzowania przewodzącego tyrystora.



Rys.2.3. Przebiegi napięcia i prądu głównego tyrystora przy wyłączaniu wymuszonym

Przebiegi napięcia i prądu głównego przy wyłączaniu wymuszonym tyrystora przedstawiono na rysunku 2.3. Od chwili zmiany kierunku napięcia zasilającego, prąd główny tyrystora maleje ze stromością di_T/dt i tym samym zmniejsza się ładunek nośników swobodnych w strukturze. W chwili t_1 tyrystor przestaje przewodzić i przejmuje na siebie całe napięcie wsteczne doprowadzone do układu (w obwodach z indukcyjnością, malenie prądu wstecznego od wartości I_{RM} do I_R powoduje dodatkowy wzrost napięcia – przepięcie komutacyjne). Proces wyłączania tyrystora trwa nadal, aż do odzyskania przez przyrząd zdolności blokowania napięcia w kierunku przewodzenia i kończy się z chwilą pełnej rekombinacji nadmiarowych nośników ładunków w obszarze środkowego złącza struktury.

Przebieg procesu wyłączania zależy od geometrii warstw struktury, rodzaju i wartości obciążenia, wartości napięcia zasilającego oraz temperatury złącza. Charakteryzuje się dwoma podstawowymi parametrami – czasem wyłączania t_q i ładunkiem przejściowym przy wyłączaniu Q_{rr} .

Czas wyłączania tyrystora t_q jest to najmniejszy przedział czasu od chwili osiągnięcia wartości zero przez prąd główny do chwili osiągnięcia wartości zero przez napięcie, blokowania, nie powodujące jeszcze załączenia tyrystora. Składa się on z dwóch czasów:

- czasu odzyskiwania zdolności zaworowej t_{rr} – od chwili, w której prąd główny tyrystora osiąga wartość zero do chwili ustalenia się wartości prądu wstecznego,
- czasu rekombinacji t_{re} nośników ładunków w obszarze złącza środkowego.

Czas wyłączania zależy silnie od wartości prądu tyrystora I_{TM} przed wyłączeniem oraz temperatury złącza T_j .

Ładunek przejściowy przy wyłączaniu Q_{rr} stanowi część ładunku nośników nadmiarowych, która nie zanika drogą rekombinacji w obszarach bazowych struktury $p-n-p-n$ lecz zostaje usunięta z tyrystora w postaci prądu wstecznego. Na rysunku 2.3 pokazano graficzny sposób wyznaczenia Q_{rr} z przebiegu prądu wstecznego; wynosi on:

$$Q_{rr} = 0,5 I_{RM} t_{rr} = 0,5 \frac{I_{RM}^2}{\frac{di_R}{dt}} \quad (2,1)$$

Wartość Q_{rr} zwiększa się ze wzrostem amplitudy prądu przewodzenia I_{TM} przed wyłączeniem, stromości narastania prądu wstecznego di_R/dt oraz temperatury T_j (w katalo-

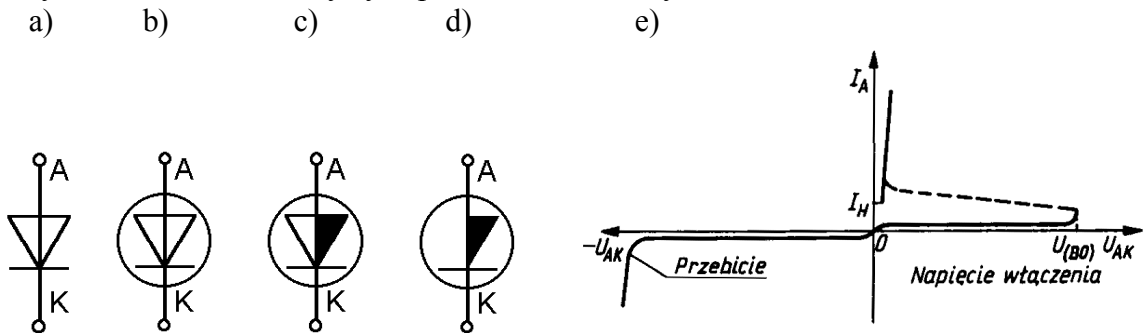
gach niektórych firm podaje się charakterystyki $Q_{rr} = f(I_{TM}, di_R/dt, T_j)$. Zmniejszanie Q_{rr} osiąga się przez ujemną polaryzację bramki. Tyrystory szybkie charakteryzują się mniejszymi wartościami.

Krytyczna stromość narastania napięcia blokowania $\left(\frac{du_D}{dt}\right)_{crit}$ jest to największa wartość stromości nie powodująca jeszcze załączenia tyrystora w określonych warunkach. Załączenie tyrystora spowodowane przekroczeniem $\left(\frac{du_D}{dt}\right)_{crit}$ tłumaczy się wpływem pojemności własnej środkowego złącza struktury.

2.3. SPECJALNE RODZAJE TYRYSTORÓW

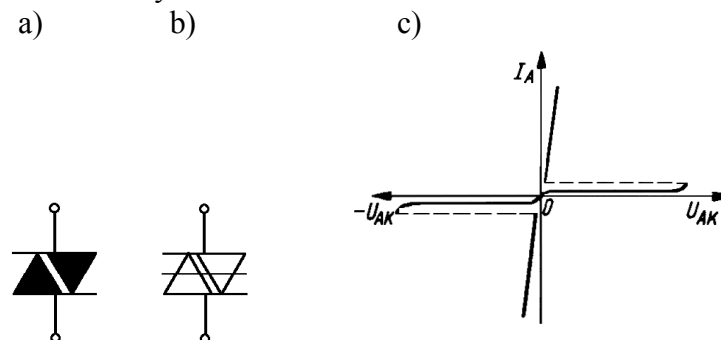
Dążąc do udoskonalenia tyrystora SCR stworzono wiele elementów o specyficznych własnościach. Elementy te – zbudowane również w oparciu o strukturę trójwarstwową – znalazły swoje zastosowanie właśnie dzięki posiadaniu cech szczególnych.

- **Dioda Shockley'a (dynistor)** – tyrystor bez wyprowadzonej bramki. Załączenie, czyli przejście ze stanu blokowania do stanu przewodzenia występuje po przekroczeniu napięcia przełączania. Dynistory stosuje się w obwodach zabezpieczających. Wyzwalają one tyrystory po przekroczeniu dopuszczalnej wartości napięcia (przebiecie). Spotykane symbole oraz charakterystykę przedstawiono na rysunku 3.9.



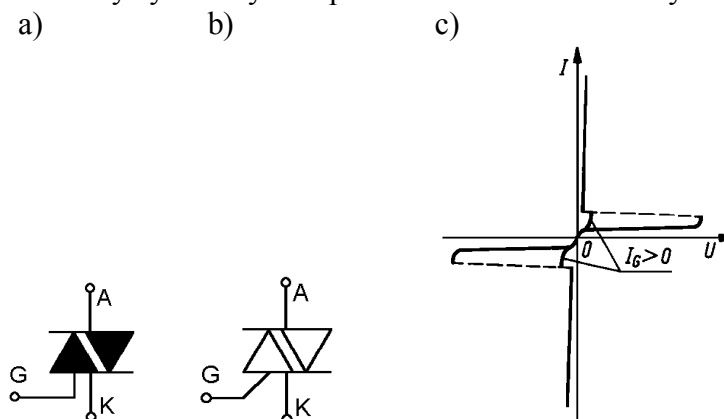
Rys 3.9. Symbole elektryczne dynistora oraz jego charakterystyka prądowo-napięciowa:
a) symbol obowiązujący, b), c), d) symbole spotykane w literaturze.

- **Dwukierunkowa dioda Shockley'a (diak)** – element o strukturze pięciowarstwowej. Podobnie jak w dynistorze i tu załączenie następuje po przekroczeniu napięcia przełączania ale tu prąd może przepływać w obu kierunkach. Również on stosowany jest jako element zabezpieczający przed przebieciami. Symbole i charakterystykę prądowo-napięciową przedstawia rysunek 3.10.



Rys 3.10. Symbole elektryczne diaka oraz jego charakterystyka prądowo-napięciowa:
a) symbol spotykany w literaturze, b) symbol obowiązujący

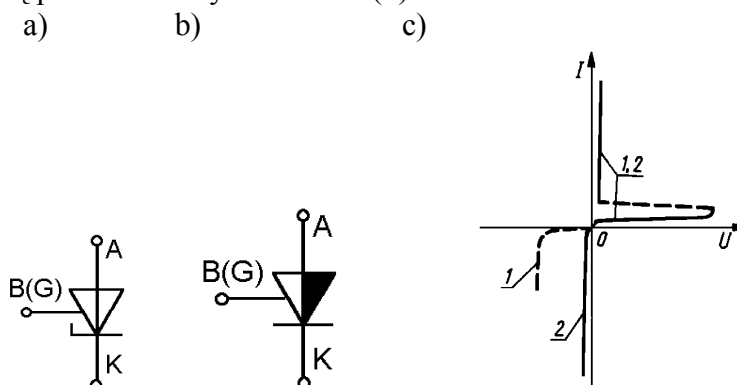
- **Tyrystor dwukierunkowy (triak)** – (ang. TRIode Alternating Current switch) jest połączeniem dwóch czterowarstwowych struktur tyrystorowych ze wspólną bramką. Bywa więc często nazywany tyrystorem dwukierunkowym. Impuls bramkowy (dodatni) powoduje załączenie jednej z dwóch struktur w zależności od aktualnej polaryzacji doprowadzeń. Charakterystyka statyczna przedstawiona została na rysunku 3.11.



Rys 3.11. Symbole elektryczne triaka oraz jego charakterystyka prądowo–napięciowa:

a) symbol spotykany w literaturze, b) symbol obowiązujący

- **Tyrystor asymetryczny (ASCR)** – (ang. Asymetrical Silicon Controlled Rectifier) ma strukturę pięciowarstwową. Występująca wysoko domieszkowana warstwa n_d powoduje zmniejszenie odporności napięciowej przyrządu w kierunku wstecznym. Zmniejszeniu ulega grubość warstwy bazy przy jednakowych własnościach zaworowych w kierunku blokowania. Osiąga się dzięki temu zmniejszenie spadku napięcia przy przewodzeniu oraz niemal dwukrotnie skraca czas wyłączenia. Element ma zastosowanie w układach pracujących ze zwiększoną częstotliwością (większą od 1kHz). Charakterystykę prądowo–napięciową przedstawia rysunek 3.12 (1).

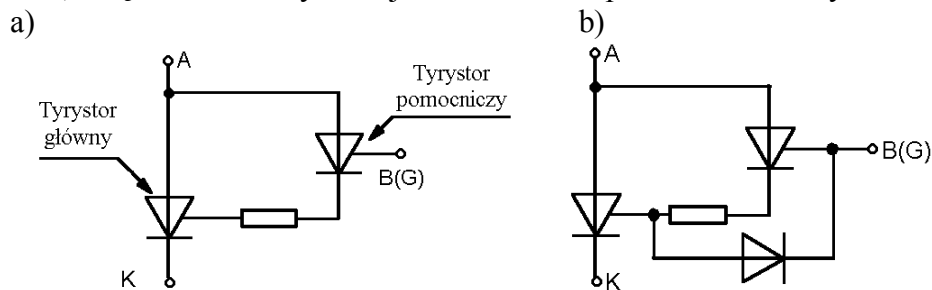


Rys 3.12. Symbole tyrystorów asymetrycznych oraz ich charakterystyki prądowo–napięciowe:

a) tyrystora przewodzącego wstecznie RTC (2), b) tyrystora asymetrycznego ASCR (1)

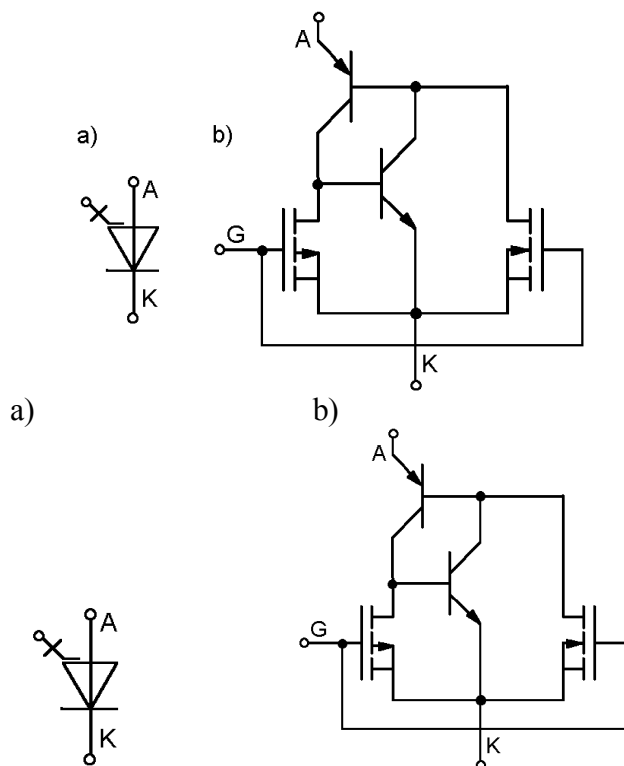
- **Tyrystor przewodzący wstecznie (RTC, RLT)** – jest odmianą tyrystora asymetrycznego. Poprzez zastosowanie w zewnętrznej części struktury pierścienia diodowego, element ten nie ma właściwości zaworowych w kierunku wstecznym oraz skróceniu uległ czas przełączania (bezindukcyjne połączenie diody i tyrystora). Tyrystory RTC stosowane są w przekształtnikach najczęściej jako moduły (dwa tyrystory i dwie diody).
- **Tyrystor o wspomaganym włączaniu (GATT)** – (ang. Gate-Assisted Turn-off Thyristor) jest to przyrząd stosowany do układów o dużej szybkości działania (dziesiątki kiloherców). W czasie wyłączenia bramka polaryzowana jest ujemnie względem katody i do-

przewodzący jest ujemny impuls prądu (patrz rysunek 3.13b). Powoduje to znaczne skrócenie czasu wyłączenia – poniżej dziesięciu mikrosekund. Podobnie jak w zwykłym tyrystorze, załączanie dokonywane jest dodatnim impulsem bramkowym.



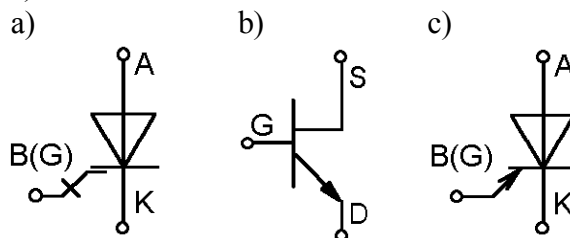
Rys 3.13. Sposoby zwiększania szybkości przełączeń: a) układ złożony z dwóch tyrystorów SCR; b) schemat zastępczy tyrystora GATT

- *Tyrystor wyłączany przy zerze prądu (ZTO)* – jest to element pośredni pomiędzy tyrystorem SCR a GTO. Wprawdzie nie jest w nim możliwe wyłączenie przepływu prądu impulsem doprowadzonym do bramki, jednakże jeśli przed wyłączeniem prąd anodowy zostanie zredukowany do niewielkiej wartości to ujemna polaryzacja bramki i ujemny impuls prądu bramki umożliwią uzyskanie krótkiego czasu wyłączenia – parę mikrosekund. Tyrystory tego typu mogą być stosowane w układach o dużej częstotliwości pracy – kilkanaście kiloherców.
- *Tyrystor sterowany tranzystorami MOS (MCT)* – jest to element, który zbudowany jest jako połączenie tradycyjnej czterowarstwowej struktury tyrystorowej oraz dwóch tranzystorów polowych MOS z kanałami *n* i *p*. Dodatni impuls załączający, podany na obie – połączone ze sobą – bramki tranzystorów MOS, powoduje załączenie tyrystora. Potencjał ujemny powoduje jego wyłączenie. Tyrystor MCT mocy jest zbudowany z kilkudziesięciu komórek połączonych równolegle, gdzie jedna komórka to jeden miniaturowy tyrystor. Budowa tego typu stosowana jest w najnowszych przyrządach energoelektronicznych mocy. Tyrystor MCT charakteryzuje się bardzo krótkimi czasami włączania i wyłączania (około 1 mikrosekunda) oraz małym spadkiem napięcia na złączu przy przewodzeniu (pod tym względem lepszy od IGBT). Kolejną zaletą tego elementu jest brak poboru prądu przez obwód bramkowy w stanach ustalonych (przewodzenie, blokowanie). Wadą przyrządu jest posiadanie asymetrycznej charakterystyki prądowo-napięciowej co sprawia, że może on pracować tylko przy dodatnich napięciach anody względem katody. Stosowany symbol elektryczny oraz obwód zastępczy tyrystora MCT zamieszczono na rysunku 3.14. Oto graniczne parametry tych elementów:–
 - $I_A = 250$ [A],
 - $U_{AK} = 3$ [kV],
 - $t_{on} = 1$ [μ s],
 - $t_{off} = 2$ [μ s],
 - $du/dt_{max} = 5$ [kV/ μ s],
 - $di/dt_{max} = 1$ [kA/ μ s],
 - spadek napięcia w stanie przewodzenia – około 1,5 [V].



Rys 3.14. Tyrystor MCT (Mos Controlled Thyristor): a) symbol elektryczny, b) schemat zastępczy

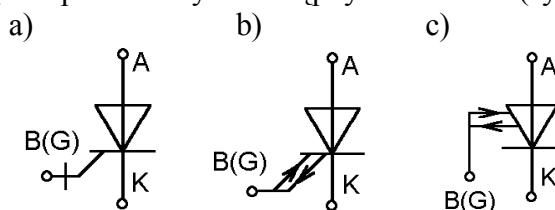
- **Tyrystor polowy (SITh, FCT)**, nazywany również tyrystorem elektrostatycznym – jest to tyrystor unipolarny (o sterowaniu przepływem ładunków w obszarze złącza spolaryzowanego zewnętrznie). W strukturze $n-p$, pomiędzy warstwami znajduje się siatka p^+ . Polaryzując ją ujemnie względem katody n^+ , wyłącza się element. Pozostawienie elementu w stanie przewodzenia przy braku sygnału sterującego jest niewskazane. Ze względu na budowę i zasadę działania tyrystor polowy nie jest blisko spokrewniony z tyrystorem, jednakże zakres zastosowań jest zbliżony do tyrystora GTO. Posiada on ponadto duży spadek napięcia w stanie przewodzenia – od 3 do 4 woltów. Przy wyłączeniu tyrystora polowego w obwodzie bramki przepływa prąd o znacznej wartości – porównywalnej z GTO. Krótszy jest natomiast (w porównaniu z tyrystorem GTO) czas wyłączenia. Przyrządy te wytrzymują napięcia do 4 [kV], prądy do 500 [A] przy czasach przełączania krótszych niż tyrystory GTO. Posiadają jednak znacznie większe spadki napięcia przy przewodzeniu niż GTO. Poniżej przedstawiono symbole elektryczne (rysunek 3.15).



Rys 3.15. Spotykanne symbole graficzne tyrystora FCT (SITh):
a) tyrystor SITh, b) tyrystor SIT, c) tyrystor FCT

- **Tyrystor wyłączany prądem bramki (GTO)** – (ang. Gate Turn-off Thyristor) jest to element w pełni sterowalny. W wielu zastosowaniach wyparł on tradycyjne tyrystory SCR,

dlatego jego opis będzie poszerzony w następnym rozdziale (symbole – rysunek 3.16).



Rys 3.16. Spotykane symbole tyrystora GTO

2.3.2. Budowa i właściwości GTO

Pomimo znakomitych parametrów prądowo napięciowych tradycyjne tyrystory SCR posiadają jedną istotną wadę przy zastosowaniu jako łącznik półprzewodnikowy – brak możliwości wyłączenia elementu poprzez obwód bramki. Podjęto więc próby skonstruowania tyrystora wyłączalnego, zakończone sukcesem w 25.ciu latach od wynalezienia tyrystora SCR.

Generalnie istnieją trzy zasadnicze różnice dzielące tyrystor GTO od SCR. Po pierwsze struktury bramki oraz katody są silnie zróżnicowane, przestrzennie specyficznie ukształtowane, mające na celu zwiększenie długości brzegów katody oraz zmniejszenie odległości pomiędzy bramką a obszarami katody.

Po drugie katody GTO powstają poprzez wytrawianie obszarów krzemu otaczających je. Przyjmują one postać wysp. W trakcie produkcji elementu są one bezpośrednio mocowane do radiatora tworzącego zarazem miejsce elektrycznego wyprowadzenia katody na zewnątrz obudowy.

Trzecią, zasadniczą różnicą pomiędzy GTO a SCR jest budowa obszaru anody.

Struktura półprzewodnikowa tyrystora GTO jest – podobnie jak ma to miejsce w SCR – czterowarstwowa $p-n-p-n$ (rysunek 3.17). Jednak sposób jej wykonania – budowa – jest inny. Katoda GTO składa się z wielu segmentów o powierzchni kilkunastu mm^2 każda otoczonych metalizowaną bramką. Stanowiącą anodę warstwa p^+ przedzielona jest przez wąskie obszary typu n^+ zawierające anodę z warstwą n^- . Ta specyficzna budowa anody powoduje niestety małą odporność przyrządu na napięcie wsteczne (przeważnie wynosi ono 20-30 woltów), określaną jako tzw. *zwarcie anodowe*. Wykonuje się również GTO nie posiadające zwartej anody, wytrzymujące wyższe napięcia w kierunku blokowania.

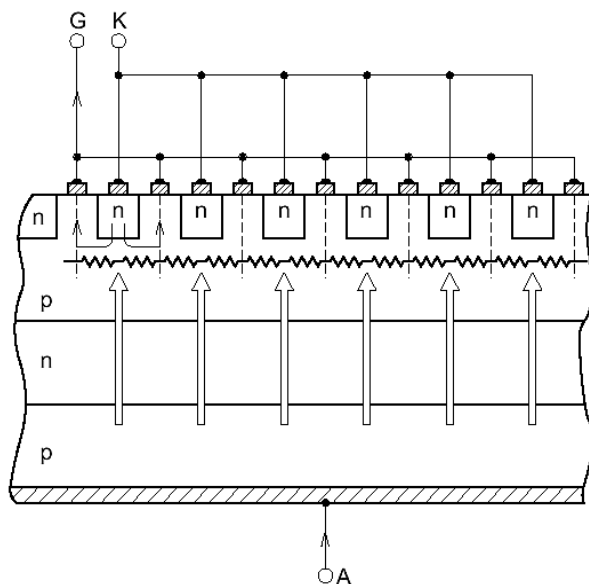
Charakterystyki prądowo-napięciowe GTO w kierunku przewodzenia są bardzo zbliżone do znanych z tyrystora SCR. Jak już wspomniano wcześniej, przy polaryzacji w kierunku zaworowym występuje niewielkie napięcie odpowiadające tylko wytrzymałości złącza katodowego.

Włączające tyrystor impulsy prądowe bramki muszą posiadać odpowiednią amplitudę I_{GM} oraz stromość. Potrzebne jest bowiem wprowadzenie do stanu przewodzenia możliwie wszystkich segmentów katody GTO jednocześnie. Jeśli warunek ten nie zostanie spełniony, to istnieje ryzyko przegrzania segmentów przewodzących gdyż to one będą musiały przyjąć na siebie cały prąd obciążenia. Ważne jest również, aby impuls bramkowy I_{GM} trwał odpowiednio długo (przeważnie od 1 do 5 mikrosekund), aby wszystkie segmenty mogły wejść w stan przewodzenia.

Jeśli tyrystor GTO przewodzi to wymaga się utrzymywania prądu bramki na ciągłym – niskim – poziomie I_{GF} . Zapobiega on wyłączeniu się całej struktury na skutek zakłóceń „z zewnątrz”, jak również zaprzestaniu przewodzenia przez niektóre segmenty przy małym prądzie wymuszonym przez obciążenie.

Aby wyłączyć tyrystor musimy podać ujemny impuls bramkowy o dużej amplitudzie –

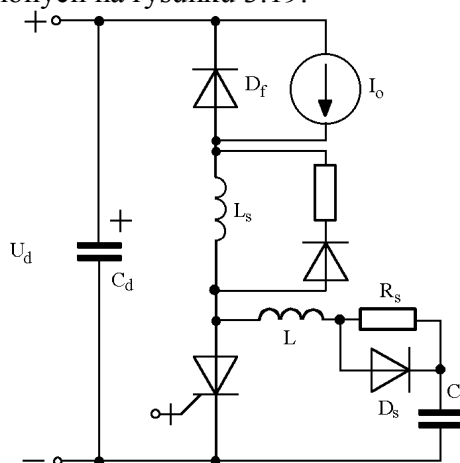
od 1/5 do 1/3 wartości płynącego prądu anodowego – oraz odpowiednim czasie trwania – od kilku do kilkuset mikrosekund w zależności od typu elementu. Duża stromość czoła tego impulsu skraca czas opóźnienia t_{dq} i czas zmniejszania się prądu t_{rq} . Czas trwania ogo-
na prądu t_{tq} jest parametrem charakteryzującym tyrystor GTO. Aby przyspieszyć wyłączenie dopuszcza się spolaryzowanie bramki napięciem równym co do wartości napięciu prze-
bicia złącza bramka-katoda U_{RGM} , ale tylko przez bardzo krótki czas t_{br} (kilka mikrose-
kund). Przez pozostały czas na bramce musi występować napięcie o niższej wartości $U_{RGB} < U_{RGM}$.



Rys 3.18. Rzeczywista budowa struktury półprzewodnikowe tyrystora GTO mocy (połączenie równoległe wielu struktur)

3.6.2. Właściwości dynamiczne GTO

Podczas omawiania stanów dynamicznych (włączania, wyłączania) tyrystora GTO będzie omawiany element bez dodatkowych układu pomocniczego tzw. sieci odciażającej (ang. snubber) – przedstawionych na rysunku 3.19.



Rys 3.19. Schemat prostej przetwornicy obniżającej wykorzystanej do opisu przełączania GTO wraz z tzw. układami odciażającymi (ang. snubbers)

Ułatwia to zrozumienie zasady działania GTO. Jednakże w przypadku praktycznego zastosowania tego elementu należy koniecznie zastosować snubber. Podobnie, jak główny obwód prądowy, również bramka wymaga specyficznego sposobu sterownia. Zapewniają

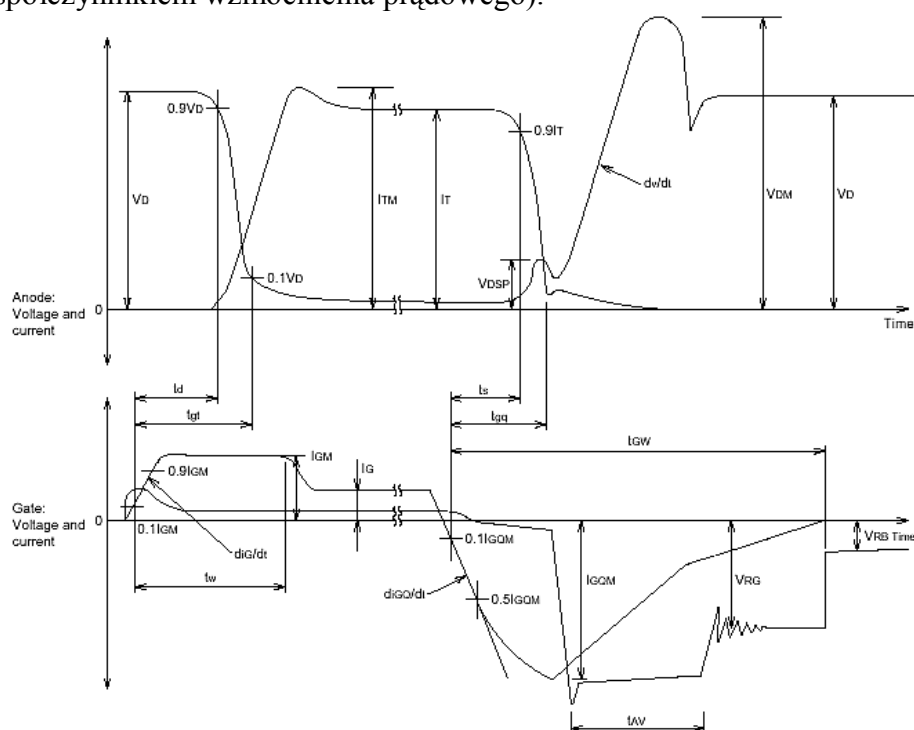
ją dedykowane sterowniki bramkowe. Dzięki układom pomocniczym chroni się przyrząd przed zniszczeniem, zapewniając jednocześnie optymalne (tzn. bezpieczne, zapewniające możliwie krótkie czasy przełączania) warunki pracy. Generalnie chodzi tutaj o niedopuszczenie do wystąpienia na wyprowadzeniach tyrystora zbyt stromych zbroczy prądu oraz napięcia. Mogą one, być przyczyną niekontrolowanego załączenia (podobnie jak ma to miejsce w SCR), czy termicznego zniszczenia struktury przyrządu.

Załączanie tyrystora GTO

Chcąc załączyć tyrystor GTO musimy podobnie jak w SCR podać dodatni impuls prądowy na bramkę dodatnio spolaryzowanego elementu (dodatnie napięcie anoda-katoda – rysunek 3.20). Prąd ów powoduje, iż w warstwie n^+ katody (odpowiada to emiterowi T_2 w schemacie zastępczym SCR) pojawiają się elektrony przechodzące następnie przez warstwę typu p do złącza środkowego $n-p$. Następnie pod wpływem pola elektrycznego są przyspieszane w kierunku anody. W jej warstwie p^+ wytwarzane są równocześnie dziury, przemieszczające się w kierunku katody. Docierając do warstwy n^+ (emiter) wzmacniają działanie prądu bramki. Jeśli prąd anodowy przekracza katalogową wartość prądu podtrzymania to stan przewodzenia zostaje utrzymany.

Wyłączanie tyrystora GTO

Proces wyłączania zostaje rozpoczęty w momencie podania na bramkę tyrystora ujemnego prądu bramki (rysunek 3.20). Wysokodopiętowa, ujemnie spolaryzowana warstwa bramki – p – przechwytuje częściowo nośniki (dziury) z warstwy p^+ anody. Zwiększenie ujemnego prądu bramki powoduje skupianie prądu anodowego w środku katod każdego z segmentów, aż do całkowitego przerwania jego przepływu. Złącza $p-n^+$ katody oraz $p-n$ warstw środkowych przechodzą w stan zaworowy (prąd bazy zatyka T_1 – na schemacie zastępczym – przy zamykającym się T_2 – charakteryzującym się dostatecznie dużym współczynnikiem wzmocnienia prądowego).



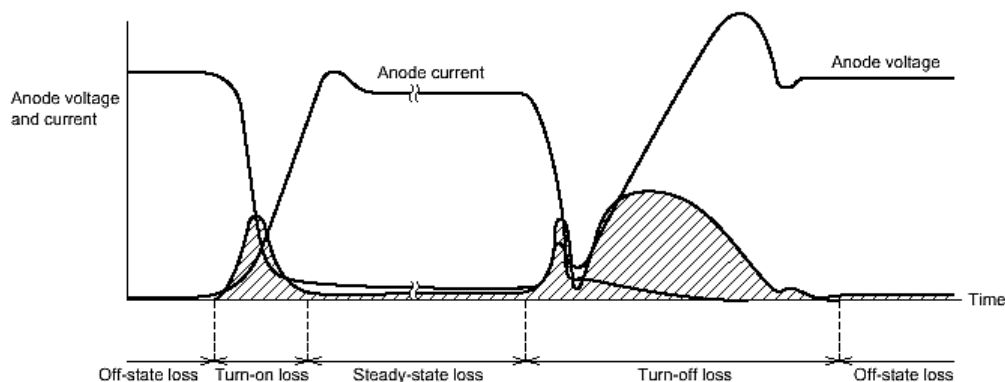
Rys 3.20. Przebiegi prądowo-napięciowe obwodu anody i bramki w stanach dynamicznych – włączanie i wyłączanie tyrystora GTO

3.6.3. Parametry katalogowe tyrystora GTO

Większość parametrów podawanych w katalogach dla tyrystora GTO niczym nie różni się od tych używanych do opisu zwykłego tyrystora SCR. Jednak już charakterystyki prądowo-napięciowe cechuje asymetria dla stanu blokowania i stanu zaworowego.

Oto niektóre parametry charakteryzujące GTO:

- powtarzalny szczytowy prąd wyłączalny – I_{TQRM} – jest podstawowym parametrem przy doborze prądowym,
- niepowtarzalny szczytowy prąd wyłączalny – I_{TQSM} – on narzuca sposób doboru zabezpieczeń prądowych tyrystora GTO, mających chronić go przy przeciążeniach prądowych,
- maksymalna średnia wartość prądu – $I_{T(AV)M}$ – parametr znany z tyrystora SCR,
- maksymalna skuteczna wartość prądu przewodzenia – $I_{T(RMS)M}$,
- niepowtarzalny szczytowy prąd przewodzenia – I_{TSM} – umożliwi dobór zabezpieczeń przeciwzwarciowych,
- parametr przeciążeniowy – I^2t – również pomocny przy doborze zabezpieczeń,
- prąd podtrzymania – I_H – pomocny przy projektowaniu sterowników,
- prąd załączania – I_L – patrz podpunkt powyżej,
- wartość prądu ogona przy wyłączaniu – I_{TOT} – informuje nas o wielkości strat łączeniowych,
- napięcie progowe – $U_{(TO)}$ – parametr znany z tyrystora SCR,
- rezystancja dynamiczna – r_T – podobnie jak wcześniejszy parametr wyznaczany jest przy pomocy charakterystyki napięciowo-prądowej,
- maksymalne powtarzalne napięcie blokowania – U_{DRM} – parametr określany przy ujemnym napięciu bramki,
- maksymalne dopuszczalne napięcie wsteczne – U_{RRM} ,
- maksymalne dopuszczalne napięcie ujemne na bramce – U_{RGB} – pomocne przy sterowaniu bramki napięciem ujemnym,
- wyłączający prąd bramki – I_{RG} – parametr określający wymaganą wydajność obwodów sterowania (należy dodać zapas 50% ze względu na potrzebę użycia prądu o wartości I_{TQSM} w sytuacjach awaryjnych),
- czas opóźnienia – t_d
- czas opadania – t_{gt}
- czas wyłączania – t_{ga}



Rys 3.21. Straty mocy w czasie pracy tyrystora GTO (obszar zakreślony)

Graniczne znamionowe parametry tyrystorów GTO:–

- $I_T = 1-2$ [kA],
- $U_{AK} = 4,5 - 8$ [kV],
- $t_{on} = 3-7$ [μ s],
- $t_{off} = 12-22$ [μ s],
- $di_A/dt = 3$ [kA/ μ s],
- $dU_{AK}/dt = 1$ [kV/ μ s],

3.6.4. Zastosowanie tyrystora GTO

Jako ppm w pełni sterowalny tyrystor GTO znalazł zastosowanie w układach wymagających zastosowania zaworów o komutacji wewnętrznej. Są to przede wszystkim przeмиenniki częstotliwości, falowniki, przekształtniki napędowe. Tyrystor GTO, ze względu na swoje cechy stosuje się w urządzeniach dużej mocy (setki kilowatów, kilkanaście megawatów). Jako przykłady zastosowań można wymienić:

- napędy elektrowozów,
- sterowanie PWM (ang. Pulse Width Modulation) w przemyśle hutniczym,
- przemysł górniczy,
- napędy w elektrowniach – sekcje potrzeb własnych.

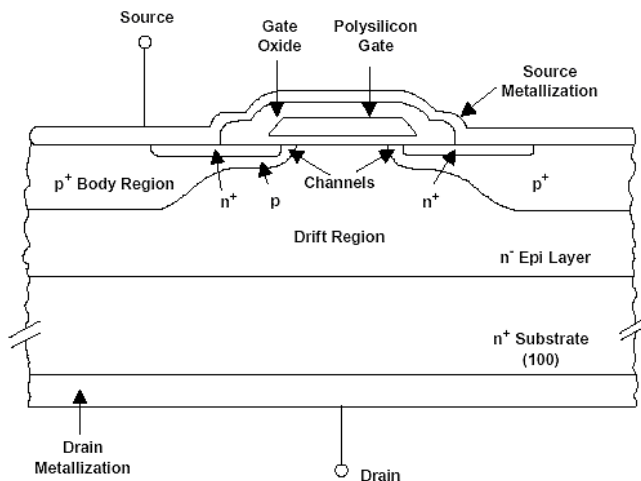
4.2. Tranzystor mocy typu MOSFET

4.2.1. Wiadomości ogólne

Tranzystory polowe z izolowaną bramką – MOSFET (Metal-Oxide-Semiconductor Field Effect Transistors) o parametrach prądowo-napięciowych wystarczających do zastosowania ich w urządzeniach energoelektronicznych pojawiły się na początku lat osiemdziesiątych ubiegłego stulecia. Zaczęto je stosować równie często jak „tradycyjne” tranzystory bipolarne. Z czasem zaczęły wypierać te ostatnie w układach o krótkich czasach przełączania.

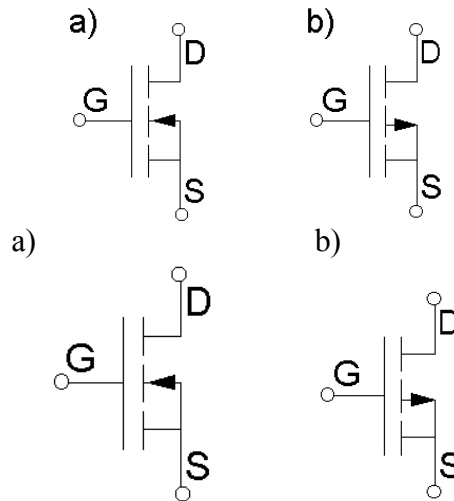
Zasada działania tranzystorów polowych, ich budowa i własności odmienne są od tych znanych z tranzystorów bipolarnych (BJT).

Tranzystory MOSFET zasadą działania zbliżone są do tranzystorów unipolarnych (polowych), w których prąd przepływa przez strukturę przy udziale tylko jednego typu nośników (elektronów bądź dziur). Nie występuje tu zatem zjawisko rozprzestrzeniania się ładunków mniejszościowych, występujące w tranzystorach BJT, ograniczające górną częstotliwość pracy łącznika. Dlatego też MOSFET-y mogą pracować przy częstotliwościach sięgających tysiąca herców.

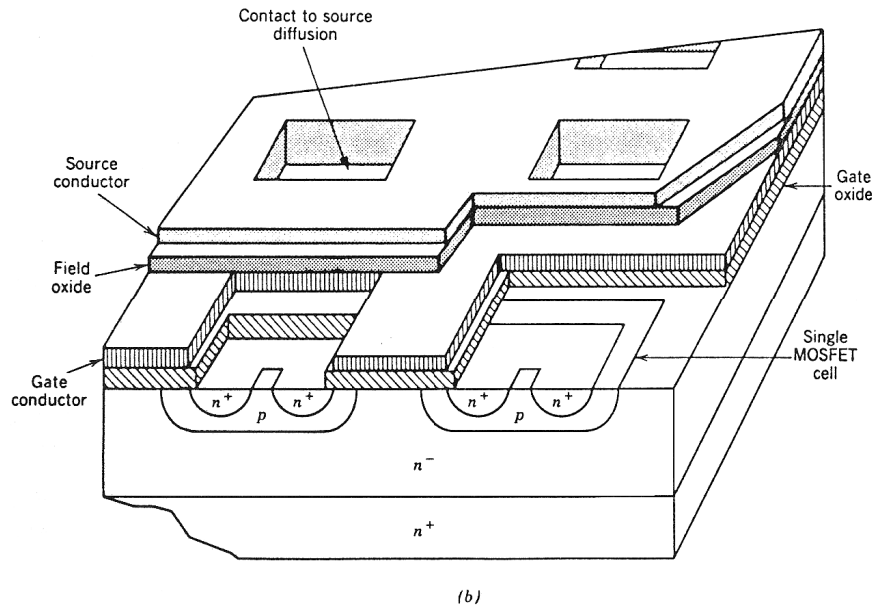


Rys 4.10. Struktura półprzewodnikowa tranzystora MOSFET

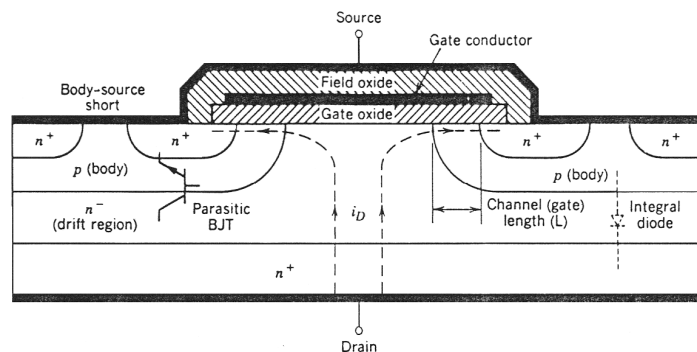
Tranzystor MOSFET posiada strukturę czterowarstwową o naprzemiennie występujących warstwach typu n oraz p składających się na jedną komórkę (rysunek 4.10). Pojedynczy tranzystor posiada wiele takich jednakowych komórek połączonych równolegle (budowa komórkowa – rysunek 4.12). Struktura $n^+p^+n^-n^+$ odpowiada elementowi o tzw. kanale typu n . Tranzystory MOSFET posiadające strukturę o domieszkowaniu przeciwnym również są wytwarzane. Określa się je jako MOSFET z kanałem typu p . Symbole elektryczne obu tranzystorów przedstawiono na rysunku 4.11.



Rys 4.11. Symbole tranzystorów MOSFET: a) tranzystor MOSFET z kanałem typu n ; b) tranzystor MOSFET z kanałem typu p



Rys 4.12. Przestrzenny widok tranzystora MOSFET o kanale typu n . Każdy tranzystor składa się z wielu komórek połączonych równolegle. Ma to na celu zwiększenie wzmocnienia jak również zmniejszenie rezystancji kanału w stanie załączenia

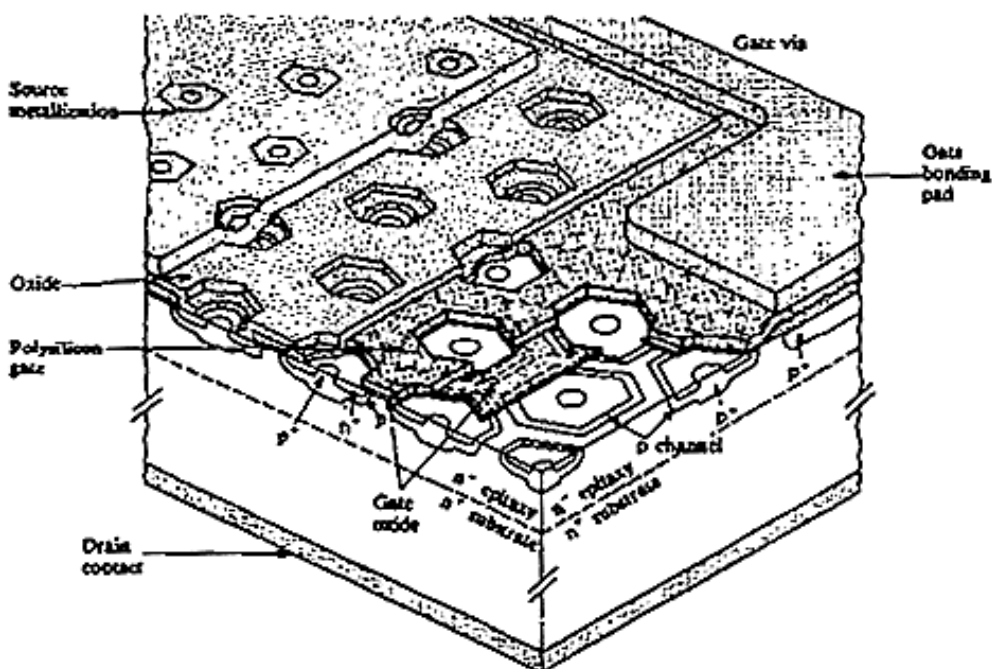


Rys 4.13. Przekrój poprzeczny tranzystora mocy typu MOSFET z zaznaczonymi złączami pasożytniczymi

Obie warstwy typu n^+ tworzące źródło (ang. source) oraz dren (ang. drain) są równie wysoko domieszkowane (typowo $10^{19}/\text{cm}^3$). Środkowa warstwa p nazywana również podkładem (ang. body), na której tworzy się kanał pomiędzy źródłem a drenem charakteryzuje się gęstością przestrzenną ładunku na poziomie $10^{16}/\text{cm}^3$. Obszar typu n^- jest obszarem dryftu drenu. Jego gęstość zawiera się w granicach od $10^{14}/\text{cm}^3$ do $10^{15}/\text{cm}^3$. Wielkość obszaru dryftu określa wartość napięcia przebicia tranzystora.

Na pierwszy rzut oka nie ma możliwości przepływu prądu pomiędzy drenem a źródłem ze względu na złącza pn – jak również przez złącze podkład-źródło oraz dren-podkład – spolaryzowane zaporowo przy dowolnej konfiguracji zasilania drenu i źródła. Nie ma również możliwości wprowadzenia nośników mniejszościowych do obszaru podkładu, ze względu na izolującą warstwę dwutlenku krzemu.

Wystarczy jednak że przyłożymy do bramki napięcie o wartości dodatniej względem źródła, a obszar znajdujący się poniżej warstwy tlenku izolującej bramkę zamieni się w warstwę typu p – kanał. Połączy on źródło z drenem pozwalając tym samym na przepływ prądu pomiędzy tymi wyprowadzeniami tranzystora. Grubość izolacji bramki, szerokość obszaru bramkowego, jak również ilość obszarów bramkowych (źródłowych) połączonych równolegle wpływa na wartość prądu przepływającego przez tranzystor przy określonym napięciu między bramką a źródłem.



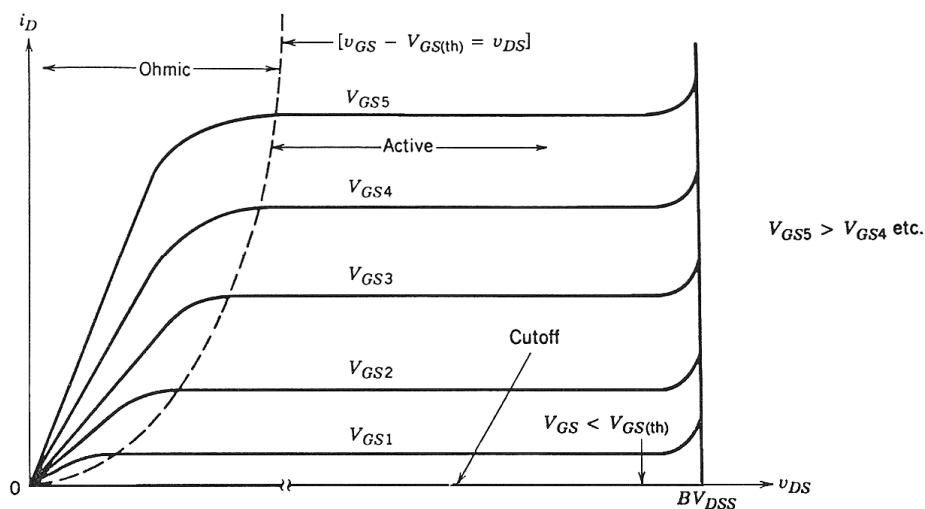
Rys 4.14. Przekrój poprzez strukturę wewnętrzną tranzystora HexFET firmy International Rectifier

Struktura tranzystora MOSFET charakteryzuje się budową komórkową. Składają się na nią tysiące malutkich obszarów w kształcie wielokątów, połączonych równolegle i otoczonych przez obszar bramki. Geometryczna budowa wpływa w pewnym stopniu na rezystancję włączonego tranzystora, dlatego niektórzy producenci tworzą serie tranzystorów MOSFET o pewnych charakterystycznych kształtach obszaru źródła (np. International Rectifier stworzył tzw. HEXFET czyli tranzystor o sześciokątnym kształcie źródła – rysunek 4.14). Powodem dla którego tworzy się tak wiele małych obszarów, jest zwiększenie szerokości (wymiar prostopadły do kierunku przepływu prądu w kanale) bramki w odniesieniu do jej długości (długości kanału). Duży wskaźnik szerokości bramki do jej długości zapewnia tranzystorowi MOSFET duże wzmocnienie.

Tranzystor MOSFET posiada pomiędzy źródłem a drenem pasożytniczą strukturę odpowiadającą budowie tranzystorowi $n-p-n$ (patrz rysunek 4.13). Aby ograniczyć do minimum możliwość załączenia się tego pasożytniczego tranzystora łączy się obszar p (podkład) ze źródłem poprzez pokrycie go metalizacją. W wyniku tego zabiegu otrzymujemy strukturę diody włączonej między źródło a dren. Dioda ta może być wykorzystywana w układach energoelektronicznych, dlatego należy o niej pamiętać przy analizie pracy układów wykorzystujących tranzystory MOSFET (przeważnie nie ma jej na schemacie ideowym!).

4.2.2. Charakterystyki prądowo-napięciowe tranzystora MOSFET

Charakterystyki prądowo-napięciowe przedstawiono na rysunku 4.15. Podobnie jak tranzystor BJT, MOSFET jest elementem trójkońcówkowym. Jedną z elektrod – bramką jest elektrodą sterującą przepływem prądu pomiędzy dwoma pozostałymi wyprowadzeniami – drenem i źródłem. Przeważnie źródło jest elektrodą wspólną (odniesienia) wejścia i wyjścia tranzystora. Charakterystyki wyjściowe czyli wykresy prądu drenu i_D w funkcji napięcia między drenem a źródłem U_{DS} dla MOSFET-a z kanałem n przedstawiono na rysunku. Rodziny charakterystyk wyjściowych dla tranzystora z kanałem p wyglądają tak samo co do kształtu. Znajdują się jednak one w trzeciej ćwiartce układu współrzędnych (ujemne wartości i_D oraz U_{DS}).



Rys 4.15. Rodzina charakterystyk wyjściowych tranzystora MOSFET z kanałem n

W praktycznych zastosowaniach tranzystory te stosowane są jako klucze. Załączając MOSFET-a poruszamy się po charakterystyce wyjściowej od *stanu odcięcia* poprzez *stan aktywny* do *obszaru omowego* (obszar charakterystyk w którym obowiązuje zależność na-

pięcia i prądu zgodna z prawem Ohma) w którym tranzystor jest załączony. Podczas wyłączenia poruszamy się po charakterystyce w przeciwnym kierunku.

Tranzystor MOSFET jest w stanie odcięcia, jeśli napięcie między bramką a źródłem U_{GS} jest mniejsze od napięcia progowego $U_{GS(th)}$ (z ang. th. – treshold czyli próg). Przeważnie napięcie to zawiera się w granicach od 5 do 10 woltów. Zamknięty tranzystor musi wytrzymać występujące wtedy napięcie zasilania. Oznacza to, że napięcie przebicia złącza dren-źródło U_{DSS} musi być większe od napięcia zasilającego układ. W przeciwnym razie dochodzi do lawinowego przebicia obszaru drenu i towarzyszącemu temu wzrostowi strat mocy.

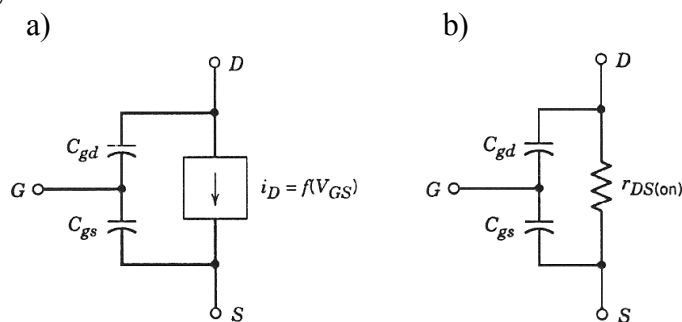
W przypadku, gdy MOSFET jest sterowany dużym napięciem U_{GS} szybko znajduje się w obszarze omowym, w którym wartość napięcia $U_{DS(on)}$ jest mała. Tylko wtedy moc strat wydzielająca się w strukturze tranzystora jest dostatecznie mała pomimo dużej wartości prądu drenu. MOSFET jest w obszarze omowym jeśli:

$$U_{GS} - U_{GS(th)} > U_{DS} > 0$$

W obszarze aktywnym prąd drenu nie zależy od napięcia występującego między drenem a źródłem tylko od wartości U_{GS} .

4.2.3. Stany dynamiczne tranzystora MOSFET

Tranzystor polowy z izolowaną bramką posiada bardzo dobre własności dynamiczne. Wynika to z faktu braku konieczności doprowadzania do obszaru bramki dużej ilości nośników, co ma miejsce w tranzystorach bipolarnych niekorzystnie redukując w tych ostatnich częstotliwość graniczną. Jedynym ograniczeniem jest istnienie pojemności pasożytniczych koniecznych do przeładowania przy przełączaniu tranzystora MOSFET. Można wyróżnić dwa proste modele zastępcze tranzystora unipolarnego. Ich zastosowanie zależy od stanu w jakim znajduje się ten element. Pierwszy obowiązuje dla stanów odcięcia oraz gdy tranzystor znajduje się w obszarze omowym (Rys. 4.16.a). Drugi stosujemy przy pracy w stanie aktywnym, gdy element traktujemy jako regulowaną rezystancję (Rys. 4.16.b). Cechą wspólną obu modeli jest występowanie w nich pojemności pasożytniczych między bramką a pozostałymi elektrodami.



Rys 4.16 Modele elektryczne tranzystora MOSFET:

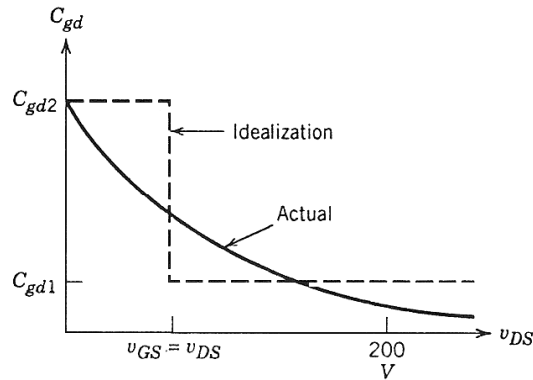
- a) dla tranzystora znajdującego się w stanie odcięcia bądź obszarze omowym;
- b) dla tranzystora znajdującego się w stanie aktywnym

Powyższe modele mają zastosowanie przy omawianiu przebiegów prądowo-napięciowych występujących przy załączaniu i wyłączaniu tranzystora MOSFET. Ich znajomość jest również potrzebna do zrozumienia sposobu działania sterowników bramkowych – dodatkowych układów zapewniających właściwe przełączanie struktury MOSFET. Istniejąca w rzeczywistości pojemność pasożytnicza między drenem a źródłem została w obu modelach pominięta ze względu na brak jej oddziaływania na kształt przebiegów w stanach dynamicznych. Jednak przy projektowaniu rzeczywistego układu wraz z obwodami dodatkowymi (głównie sieciami odciażającymi – ang. snubber) należy brać pod uwagę

ten parametr.

Źródło prądowe sterowane napięciem bramkowym, a występujące w jednym z modeli nie wydaje prądu jeśli napięcie nie przekroczyło wartości progowej $U_{GS(th)}$. Powyżej tego napięcia prąd płynący ze sterowanego źródła prądowego ma wartość: $g_m(U_{GS} - U_{GS(th)})$. Taki sposób liczenia jest dobry przy założeniu liniowości charakterystyki przejściowej $i_D = f(U_{GS})$. Nachylenie tej charakterystyki odpowiada *transkonduktancji* g_m tranzystora MOSFET.

MOSFET wchodzi w obszar omowy kiedy napięcie dren-źródło U_{DS} jest mniejsze lub równe $U_{GS} - U_{GS(th)}$. W zastosowaniach energoelektronicznych, gdzie tranzystor pracuje jako łącznik półprzewodnikowy występuje $U_{GS} \gg U_{GS(th)}$ przy załączonym elemencie. Dlatego można uprościć warunek do postaci: $U_{DS} < U_{GS}$. W obszarze omowym nie stosujemy już źródła prądowego w modelu tranzystora MOSFET. Dodatkowo należy zaznaczyć, że pojemności pasożytnicze zależna są od napięć występujących na elektrodach MOSFET-a. Szczególnie wartość pojemności C_{GD} ulega gwałtownym zmianom pod wpływem niewielkich zmian napięcia U_{DS} (patrz rysunek 4.17).

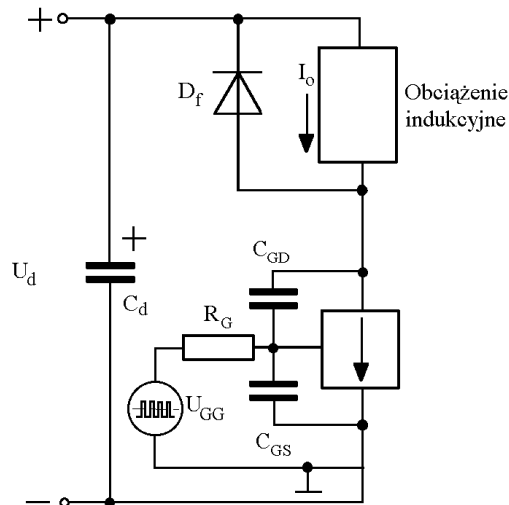


Rys 4.17. Wykres zmiany pojemności bramka-źródło w funkcji napięcia dren-źródło

Ma to miejsce szczególnie gdy wartość napięcia dren-źródło zbliżona jest do napięcia bramka-źródło. Zmiany pojemności osiągają wówczas kilkaset procent. Rezystancja w stanie włączenia $R_{DS(on)}$ występuje w układzie zastępczym i reprezentuje straty mocy przy przewodzeniu wydzielające się w strukturze tranzystora. Straty te wprowadza głównie obszar dryftu. Tylko w niewielkim procencie odpowiada za nie rezystancja kanału.

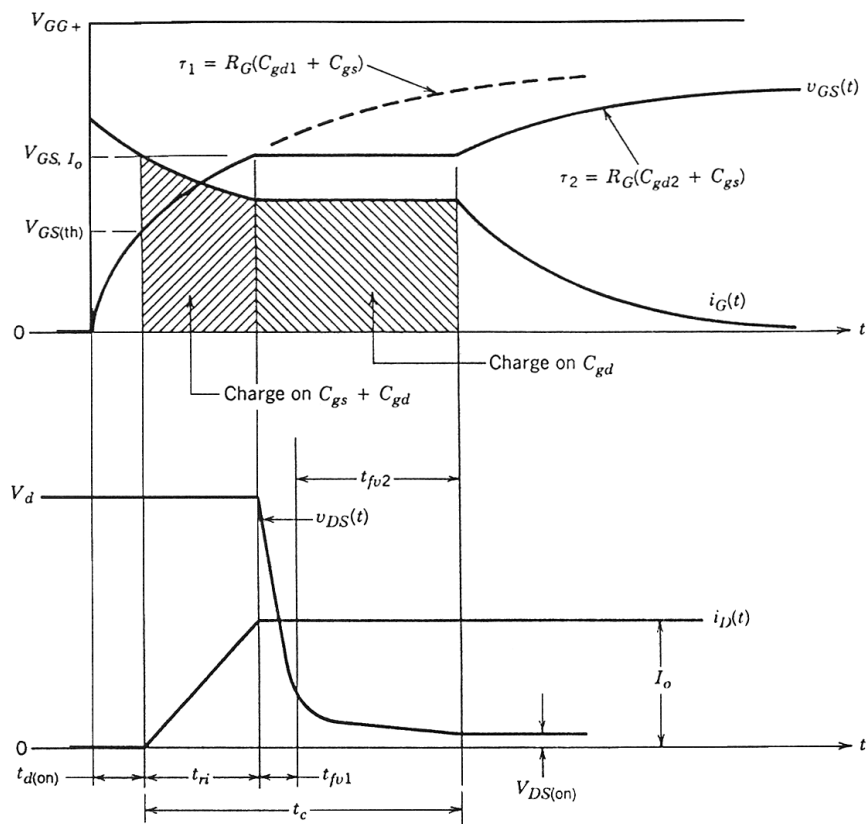
Przebiegi prądowo-napięciowe przy przełączaniu

Załączanie elementu MOSFET zostanie prześledzone na przykładzie fragmentu układu przetwornicy DC/DC – najpopularniejszego zastosowania tranzystorów – przedstawionej na rysunku 4.b. Obciążenie ma charakter indukcyjny. Dołączono również do niego diodę „zerową”. Bramka tranzystora zasilana jest poprzez rezystor bramkowy z idealnego źródła napięciowego o cyklicznych skokowych zmianach napięcia pomiędzy zerem a wartością maksymalną U_{GG} . Zakładamy, że dioda zerowa jest idealna, czyli od razu uzyskuje własności zaworowe po zmianie polaryzacji.



Rys 4.b. Układ przetwornicy obniżającej napięcie wykorzystanej do analizy stanów dynamicznych tranzystora MOSFET (układ zastępczy tranzystora odpowiedni dla stanu odciążenia oraz obszaru aktywnego MOSFET)

Przebiegi występujące przy załączaniu przedstawiono na rysunku 4.18. Napięcie na bramce zmienia swą wartość w czasie $t=0$ z zera na U_{GG} , większe co od wartości progowej $U_{GS(th)}$.



Rys 4.18. Przebiegi prądu i napięcia podczas załączania tranzystora MOSFET

Podczas trwania czasu opóźnienia załączania $t_{d(on)}$, napięcie pomiędzy bramką a źródłem U_{GS} rośnie od wartości zero do $U_{GS(th)}$ pod wpływem prądu ładującego pojemności C_{GD} i C_{GS} . Wzrost napięcia bramka-źródło U_{GS} w tym obszarze ma charakter niemal liniowy. Odcinek ten jest częścią krzywej wykładniczej (linia przerywana na rysunku) o stałej czasowej: $\tau_1 = R_G(C_{GS} + C_{GD1})$. Po przekroczeniu wartości progowej załączania na-

pięcie rośnie jak poprzednio. Dodatkowo rośnie prąd drenu w odniesieniu do zlinearyzowanej charakterystyki przejściowej tranzystora MOSFET. Przyjmujemy drugi z układów zastępczych MOSFET (regulowana rezystancja w obwodzie dren-źródło). Napięcie dren-źródło pozostaje stałe do momentu gdy przewodzi jeszcze dioda zerowa ($i_D < i_o$). Czas potrzebny na wzrost prądu drenu do ustalonej wartości odpowiadającej znamionowemu prądowi obciążenia nazywamy *czasem narastania prądu* – t_{ri} .

Przez MOSFET płynie teraz pełny prąd obciążenia, choć tranzystor nadal znajduje się w stanie aktywnym. Napięcie U_{GS} na pewien czas pozostaje na stałym poziomie zachowując zgodnie z charakterystyką przejściową prąd drenu na poziomie prądu obciążenia. Cały prąd bramki: $i_G = (U_{GG} - U_{GS(t_0)}) / R_G$ płynie przez pojemność złączową C_{GD} . Powoduje do zmniejszania się napięcia dren-źródło z szybkością:

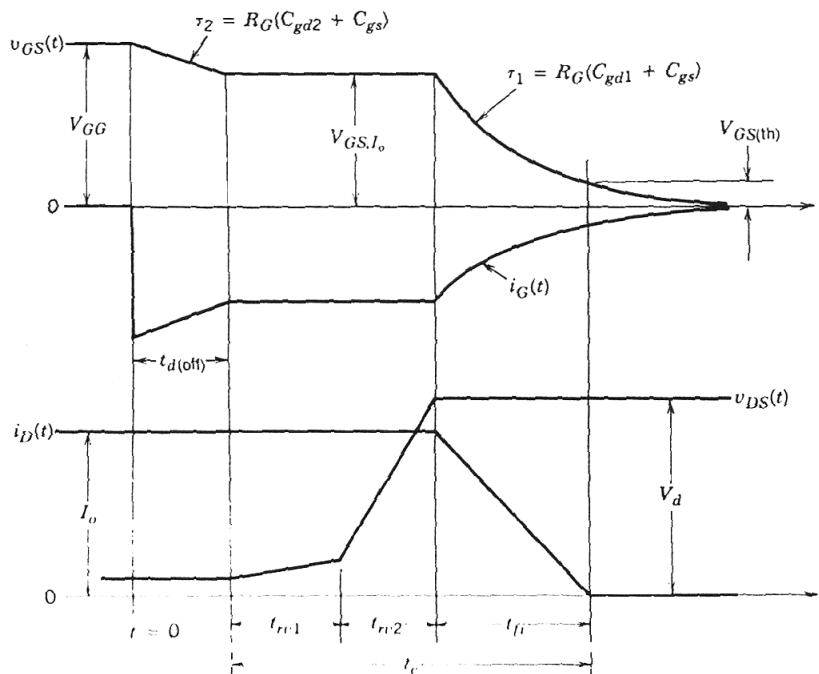
$$\frac{dU_{DG}}{dt} = \frac{dU_{DS}}{dt} = \frac{i_G}{C_{GD}} = \frac{U_{GG} - U_{GS(t_0)}}{R_G C_{GD}} \quad \text{przy } dU_{GS}/dt = 0$$

Spadek napięcia dren-źródło odbywa się w dwóch przedziałach czasowych: t_{fv1} i t_{fv2} . W pierwszym z nich tranzystor porusza się w obszarze aktywnym ($C_{GD} = C_{GD1}$). W drugim tranzystor jest w obszarze omowym. Zmianie ulega zatem schemat zastępczy MOSFET-a (jak również $C_{GD} = C_{GD1}$).

Kiedy napięcie dren-źródło ustali się na wartości odpowiadającej iloczynowi $I_o R_{DS(on)}$, napięcie U_{GS} zostaje uwolnione i rośnie wykładniczo ze stałą czasową:

$$\tau_2 = R_G(C_{GS} + C_{GD2})$$

Równocześnie prąd bramki spada do zera.



Rys 4.19. Przebiegi prądowo-napięciowe występujące podczas wyłączania tranzystora MOSFET

Kiedy rozpatrywalibyśmy układ z rzeczywistą diodą zerową (w której występuje prąd odbudowujący stan zaworowy diody). Przebiegi uległyby zmianie. W *czasie przyrostu prądu*, prąd drenu przekroczyłby wartość prądu odbiornika, ze względu na płynący przez diodę prąd odbudowujący jej wartości zaworowe. Kiedy to już nastąpi, napięcie bramka-źródło spadnie do wartości odpowiadającej $I_D = I_o$. Spowoduje to również przepływ dodatkowego prądu przez pojemność C_{GD} dodającego się do prądu bramki. Prąd ten spowoduje gwałtowny spadek napięć U_{DG} oraz U_{DS} . Dalsze procesy przebiegają tak jak dla układu

idealnego.

Podczas wyłączenia tranzystora MOSFET dochodzi do procesów odwrotnych niż te zachodzące przy załączaniu. Podstawy procesów są takie same. Przebiegi prądów i napięć występujących na tranzystorze przedstawiono na rysunku 4.19.

Wyłączanie rozpoczyna się od chwili t_0 , gdy napięcie sterujące bramką spada od wartości U_{GG} do zera. Długość czasów występujących podczas wyłączenia zależy od sposobu sterowania obwodu bramki. Jeżeli napięcie osiąga wartości ujemne, proces wyłączenia przebiega szybciej. Dodatkowo wartość rezystancji R_G może być różna dla obu procesów (włączania i wyłączania).

Podczas załączania i wyłączania znaczące straty mocy występują w czasie t_C (oznaczonym na przebiegach). W czasie tym iloczyn prądu drenu i napięcia dren-źródło osiąga wartości maksymalne. Wartości pojemności pasożytniczych nie zależą obecnie od temperatury. Wraz ze zmianami temperatury zmienia się natomiast rezystancja $R_{DS(on)}$ – rośnie wraz ze wzrostem temperatury. W pewnych okolicznościach zabezpiecza to tranzystor MOSFET przed uszkodzeniem.

4.2.4. Parametry elektryczne tranzystora MOSFET

Tranzystory MOSFET charakteryzują się dwoma ograniczeniami napięciowymi, których przekroczenia należy unikać. Są to $U_{GS(max)}$ oraz U_{DSS} . Pierwszy parametr określa graniczną wartość napięcia podanego między bramką a źródło i nie powodującą uszkodzenia izolacyjnej warstwy tlenkowej przez zbyt dużą wartość pola elektrycznego. Odpowiednio wykonana warstwa SiO_2 wytrzymuje natężenia pola do wartości około $10 \cdot 10^6$ [V/cm]. Typowo, dla większości MOSFET-ów wartość $U_{GS(max)}$ wynosi około 20-30 [V] (choć przeważnie producenci wykonują warstwę wytrzymującą 50–100 [V]). Przekroczenie tego napięcia powoduje nieodwracalne uszkodzenia tranzystora. Szczególnie groźne są ładunki elektrostatyczne mogące uszkodzić element w fazie transportu bądź montażu. Konieczne staje się zatem zastosowanie odpowiedniej ochrony ESD podczas tych czynności. Przede wszystkim chodzi tu o uziemianie wszystkich elektrod, narzędzi jak i obsługi. W przypadku ochrony elementu już pracującego (w układzie), to stosuje się najczęściej dołączanie między bramką a źródło dwóch naprzeciwniepołączonych diod Zenera o napięciu $U_Z < U_{GS(max)}$.

Maksymalne dopuszczalne napięcie dren-źródło – U_{DSS} – jest maksymalną wartością napięcia przy której nie dochodzi jeszcze do lawinowego przebiecia złącza dren-podkład (złącze $p-n$). Duże wartości osiągane są poprzez słabe domieszkowanie obszaru dryftu (drenu). Na wartość napięcia U_{DSS} ma również wpływ geometryczny wymiar kanału – jego długość.

Obciążalność prądową tranzystorów MOSFET charakteryzuje parametr I_D – ciągły prąd drenu podany przy określonej temperaturze obudowy. Przeciążalność prądową określa I_{DM} – maksymalny impulsowy prąd drenu. Prąd zerowy drenu w stanie blokowania I_{D0} wynosi przeważnie kilkaset, kilkadziesiąt mikroamperów.

Stan załączenia występuje przy napięciu bramka-źródło większym od podanej wartości progowej załączania $U_{GS(th)}$. W stanie załączenia przez złącze bramka-źródło może płynąć niewielki prąd upływu I_{GSS} rzędu nanoamperów.

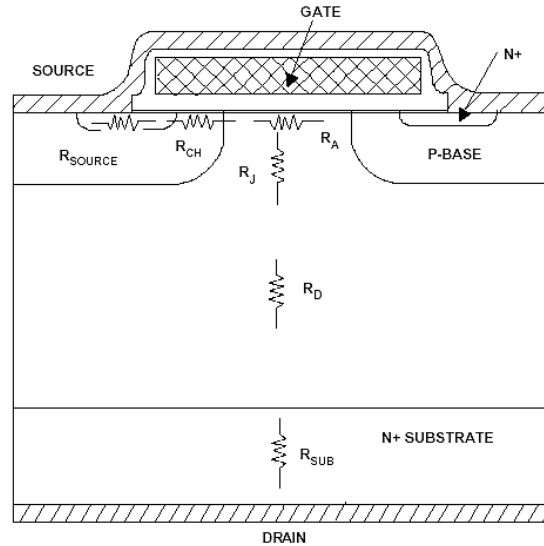
Dla projektanta ważny jest wykres zależności prądu drenu w funkcji napięcia sterującego – tzw. *charakterystyka przejścia*. Uzupełnieniem może być podanie wartości *transkonduktancji* – g_{fs} – określającej wzmocnienie prądowo-napięciowe dI_D / dU_{GS} dla charakterystycznego punktu pracy.

Pomijając pracę przy wysokich częstotliwościach przełączania, większość mocy strat wydzielającej się w tranzystorze MOSFET dotyczy jego pracy w stanie załączenia. Chwilowe straty mocy w stanie przewodzenia tranzystora MOSFET określone są przez równa-

nie:

$$p_{on} = I_0^2 \cdot R_{DS(on)}$$

Na rezystancję w stanie załączenia – $R_{DS(on)}$ – składają się rezystancje poszczególnych złączy (rys. 4.20)



Rys 4.20. Rozmieszczenie rezystancji składających się na straty mocy dla tranzystora MOSFET

Przy niskich napięciach przebicia (rzędu kilkuset woltów lub mniej) to one składają się na rezystancję. Każdy z producentów elementów stara się jak najbardziej domieszkować odpowiednie warstwy mając na uwadze utrzymanie odpowiednio wysokich napięciowych parametrów granicznych (napięcie przebicia lawinowego). Starają się oni również uzyskać możliwie najniższe wartości rezystancje połączeń (kontaktów, długości doprowadzeń). Ważny jest również sposób przestrzennej budowy samej struktury (szczególnie obszaru źródła). Dla dwóch elementów wpływających na rezystancję $R_{DS(on)}$ – rezystancji kanału i rezystancji obszaru znajdującego się tuż pod warstwą tlenkową SiO_2 – znaczny wpływ ma prąd upływu I_{GSS} płynący przez izolującą warstwę tlenkową, szczególnie przy wysterowaniu bramki pełnym napięciem U_{GS} . Im większy jest ten prąd (cieńsza warstwa SiO_2) tym rezystancje te są mniejsze. Trzeba jednak to pogodzić z odpowiednio wysokim napięciem przebicia bramki. Wynika z tego również praktyczny wniosek – aby zminimalizować rezystancję tranzystora MOSFET w stanie załączenia należy stosować możliwie dużą amplitudę napięcia sterującego, mając na uwadze wartość napięcia przebicia warstwy metalizacji.

Dla grupy elementów posiadających wysokie dopuszczalne wartości napięcia dren-źródło dominującym elementem dla wartości $R_{DS(on)}$ staje się rezystancja obszaru dryftu R_d . Sprawia to, iż MOSFET-y mają większe straty mocy przy wysokich napięciach blokowania w porównaniu do tranzystorów bipolarnych.

Rezystancja tranzystorów MOSFET w stanie załączenia rośnie znacznie wraz ze wzrostem temperatury złącza. Oznacza to wzrost strat mocy w większości zastosowań tych elementów oraz konieczność starannego ich chłodzenia. Dodatni współczynnik rezystancji otwartego MOSFET-a bierze się z faktu obniżenia mobilności nośników wraz ze wzrostem temperatury półprzewodnika. Dochodzi wtedy do częstszych zderzeń nośników ze sobą nawzajem. Mobilność nośników zależy odwrotnie proporcjonalnie od ilości zderzeń przypadających na jednostkę czasu. Zatem również $R_{DS(on)}$ zależy odwrotnie proporcjonalnie od mobilności nośników.

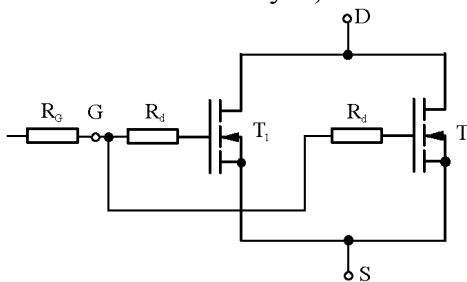
Parametry opisujące własności dynamiczne tranzystora MOSFET przede wszystkim opisują wartości pojemności złączy wraz z ich charakterystykami wykreślonymi w funkcji napięcia dren-źródło U_{DS} . Przeważnie zamiast pojemności C_{GS} , C_{GD} , C_{DS} zamieszczone są

wartości pojemności wejściowej $C_{iss} = C_{GS} + C_{GD}$, pojemności wyjściowej $C_{oss} = C_{GD} + C_{DS}$ oraz pojemności sprzężenia zwrotnego $C_{rss} = C_{GD}$. Aby móc odpowiednio zaprojektować obwód sterownia kluczem korzysta się z charakterystyki przedstawiającej wartość napięcia bramka-źródło U_{GS} w funkcji ładunku doprowadzonego do bramki Q_G . Podawane przez producenta czasy przełączania odniesione są do określonych wartości napięcia źródła sterującego, rezystancji połączonej szeregowo z bramką, napięcia zasilania (np. połowa U_{DS}) i znamionowej wartości prądu drenu. Wyróżniamy czasy: opóźnienia przy załączaniu $t_{d(on)}$, narastania t_r , opóźnienia przy wyłączaniu $t_{d(off)}$ i czasu opadania t_f .

Każdy tranzystor posiada w swojej strukturze diodę. Zamieszcza się więc również jej parametry użytkowe takie jak:

- ciągły prąd I_F ;
- maksymalny dopuszczalny prąd I_{FM} (I_{SM});
- napięcie przewodzenia U_F (U_{SD});
- parametry dynamiczne t_{rr} (czas odzyskiwania przez diodę własności zaworowych) i Q_{rr} .

Tranzystory polowe z izolowaną bramką mogą być bez problemów łączone równolegle. Połączeń tych dokonuje się ze względu na parametr $R_{DS(on)}$ oraz jego dodatni współczynnik temperaturowy. Sposób łączenia przedstawiono na rysunku 4.21. Równolegle połączone tranzystory będą się wzajemnie stabilizować. Jeśli przykładowo tranzystor T_1 (patrz rysunek) będzie miał przy tej samej temperaturze niższy $R_{DS(on)}$ niż T_2 to płynący przez niego prąd będzie większy (przy założeniu tego samego napięcia U_{DS}). Spowoduje to wzrost temperatury złącza T_1 wraz z jego rezystancją. Spowoduje to zmniejszenie wartości prądu płynącego przez T_1 . W większości przypadków różnice w kształcie charakterystyk tranzystorów tego samego typu są do pominięcia. Należy jednak oba tranzystory sterować tym samym napięciem, zapewniając przy tym dopływ do bramek tego samego prądu. Nie wskazane jest bezpośrednie łączenie bramek. Należy skorzystać z osobnych rezystorów bądź koralików ferrytowych. Spowodowane jest to pojemnościowym charakterem obwodu bramkowego (w dodatku praktycznie nieobciążonego) dołączonego do układu charakteryzującego się zawsze pewną indukcyjnością pasożytniczą. Oba układy w połączeniu mogą powodować powstawanie niepożądanych oscylacji wysokiej częstotliwości wpływających negatywnie na rezystancję załączonych tranzystorów. Dodatkowo trzeba pamiętać o symetrii doprowadzeń (m.in. na obwodach drukowanych).

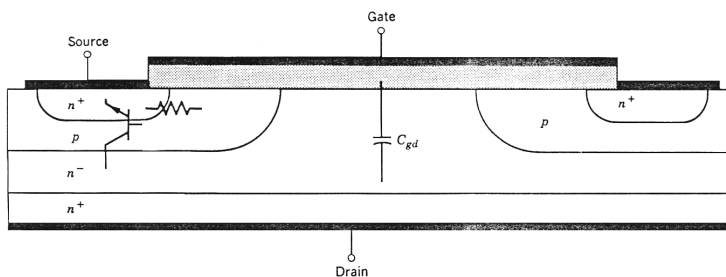


Rys 4.21. Sposób równoległego łączenia tranzystorów MOSFET. Rezystory o niewielkiej wartości powinny zostać dołączone szeregowo z bramką każdego z tranzystorów aby zmniejszyć ryzyko powstania szkodliwych oscylacji

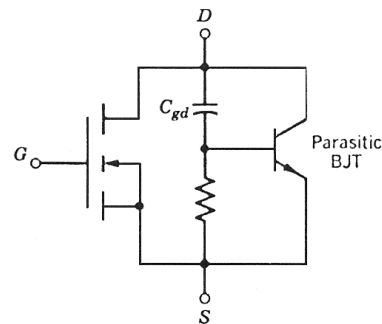
Tranzystor MOSFET posiada w swojej strukturze pasożytniczy tranzystor bipolarny (patrz rysunek 4.22). Obszar podkładu jest bazą tego tranzystora, źródło jest emiterem a dren MOSFET-a kolektorem pasożytniczego BJT. Jego wzmocnienie prądowe może być znacznie większe od jedności ponieważ długość obszaru podkładu w którym znajduje się kanał MOSFET-a jest niewielka aby zminimalizować rezystancję $R_{DS(on)}$. Nie można dopuścić do załączenia się tego tranzystora, utrzymując potencjał bazy pasożytniczego BJT jak najbliższej potencjału źródła. Jest to powód dla którego dokonuje się zwarcia warstwy podkładu ze źródłem (w fazie produkcji elementu). Kiedy potencjał bazy będzie się zmieniał może dojść do dwóch sytuacji. Po pierwsze napięcie przebicia spadnie do wartości $U_{DSS} =$

U_{CB0} lub U_{CE0} (spadek rzędu 50%). Skutkiem tego będzie wzrost strat mocy wydzielających się w elemencie (przepływ prądu przy przebiciu złącza).

a)



b)

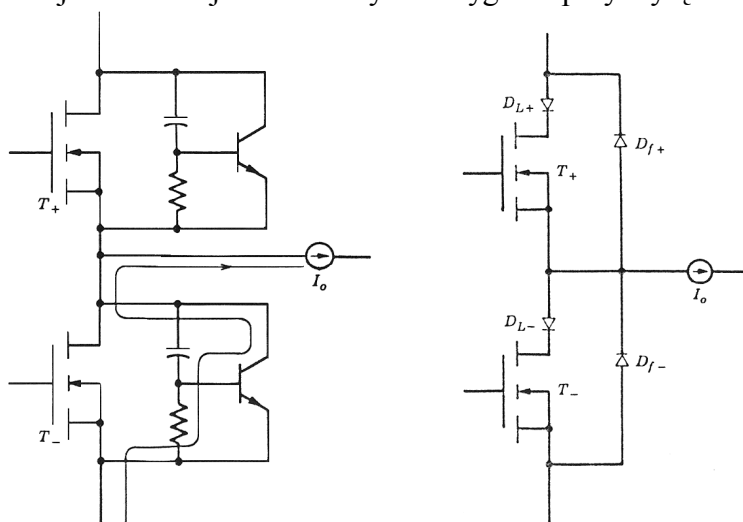


Rys 4.22. Pasożytniczy tranzystor BJT wewnątrz struktury tranzystora MOSFET:

a) widok na przekroju poprzecznym struktury; b) zastępczy schemat elektryczny szkodliwej struktury

Po drugie potencjał baza-emiter może wzrosnąć na tyle aby załączyć szkodliwą strukturę, a nawet wprowadzić ją w nasycenie – powodując tzw. *zatrzaśnięcie się* tranzystora MOSFET (ang. *latchup*). Powoduje to nadmierne nagrzewanie się struktury tym gorsze, że tranzystora BJT nie możemy wyłączyć (nie mamy fizycznego dostępu do jego bazy). Jedynym sposobem jest odcięcie z zewnątrz przepływu prądu drenu MOSFET-a.

Wprawdzie zwarcie podkładu ze źródłem jest skutecznym zabezpieczeniem, jednak nie zabezpieczającym całkowicie. Baza szkodliwego tranzystora podłączona jest do drenu poprzez pojemność dren-bramka jak to pokazano na rysunku. Kiedy na bramkę podamy napięcie U_{GS} o pochodnej po czasie odpowiednio wysokiej, to przy wyłączonym tranzystorze MOSFET możemy spowodować przeładowanie szkodliwej pojemności. Przepływ prądu może spowodować dostatecznie duży spadek napięcia na pasożytniczym rezystorze powodując załączenie się tranzystora bipolarnego. Mechanizm ten spowodował wprowadzenie ograniczenia pochodnej napięcia – dU_{DS}/dt – w tranzystorach MOSFET. Najnowsze tranzystory zostały jednak tak zaprojektowane że posiadają ten parametr na poziomie 10000 [V/ μ s]. Rozwiązaniem problemu może być również użycie rezystorów bramkowych o większej rezystancji lub zmniejszenie nachylenia sygnału przy wyłączaniu tranzystora.



Rys 4.23. Przykładowy obwód w którym może dojść do załączenia się pasożytniczego tranzystora bipolarnego (pierwszy rysunek od lewej pokazuje mechanizm zjawiska, następny sposób zapobiegania jego występowaniu)

Pojawienie się pasożytniczej struktury ma miejsce szczególnie w układach mostków podobnych do tego pokazanego na rysunku 4.23. Wykorzystuje się w nich wewnętrzną

diodę, istniejącą pomiędzy bazą a kolektorem pasożytniczego BJT, często wykorzystywaną jako dioda zerowa.

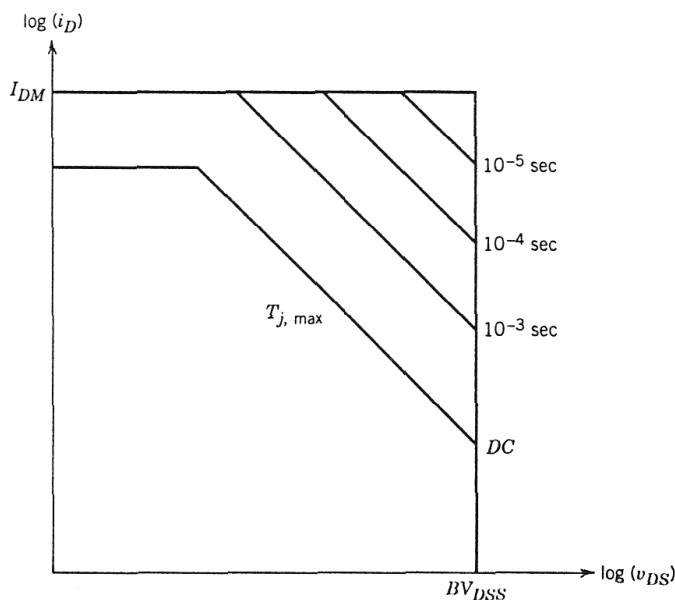
Kiedy oba tranzystory T_+ oraz T_- są wyłączone przez wewnętrzną diodę T_- płynie prąd obciążenia. Kiedy załączony zostaje T_+ natomiast przez diodę T_- płynie przejściowy prąd wsteczny. Prąd ten płynie przez pojemność C_{GD} tranzystora T_- . Kiedy odzyskiwanie przez diodę własności zaporowych przebiega szybko to powoduje gwałtowniejsze przeładowanie pojemności C_{GD} . Prąd płynący przez pojemność wraz z dotychczas płynącym prądem wstecznym mogą spowodować załączenie bipolarnego tranzystora wewnątrz T_- . Spowoduje to zniszczenie T_- , ponieważ popłynie przez niego duży prąd wymuszony napięciem zasilania (T_+ załączony).

Przeciwdziała się temu stosując w układzie dodatkową diodę D_L wraz z diodą zerową D_f dla każdego tranzystora jak pokazano na rysunku. Dioda D_L wymusza przepływ prądu przez zewnętrzną diodę zerową D_f (przy wyłączonym tranzystorze). Dioda D_L musi być tylko odporna na napięcia występujące na przewodzącej diodzie zerowej (kilka woltów). Jako D_L stosuje się diody Schottky'ego. W przypadku tranzystorów o dopuszczalnym napięciu przebicia poniżej 200 [V] dostępnych obecnie, w których zminimalizowano przejściowy prąd wsteczny pasożytniczej diody oraz zbocznikowano złącze podkład-źródło odpowiednio niską rezystancją możliwa staje się praca w układzie bez dodatkowych diod.

Podobnie jak tranzystory bipolarne, również tranzystory MOSFET posiadają obszar bezpiecznej pracy – SOA (ang. Safe Operating Area) – rysunek 4.24. Ograniczają go parametry:

- maksymalny prąd drenu I_{DM} ;
- wewnętrzna temperatura złącza T_j ;
- napięcie przebicia U_{DSS} .

W tranzystorach MOSFET nie występuje zjawisko drugiego przebicia, nie ma zatem związanych z nim ograniczeń mogących mieć wpływ na kształt obszaru bezpiecznej pracy.



Rys 4.24. Obszar bezpiecznej pracy (SOA) tranzystora MOSFET z kanałem typu n (brak występowania zjawiska drugiego przebicia)

4.3. Tranzystor mocy IGBT

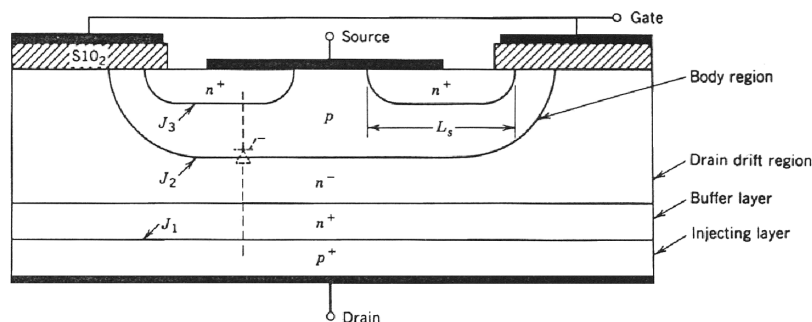
4.3.1. Wiadomości ogólne

Tranzystory bipolarne oraz tranzystory typu MOSFET posiadają cechy charakterystyczne częściowo dopełniające się nawzajem. Pierwsze z nich charakteryzują się niewielkimi stratami mocy w stanie załączenia, szczególnie dotyczy to elementów o wysokich wartościach napięcia blokowania ale są stosunkowo „wolne” (szczególnie przy ich wyłączaniu). Tranzystory MOSFET są już znacznie „szybsze”, ale posiadają większą moc strat przy przewodzeniu. Ta ostatnia cecha szczególnie dotyczy MOSFET-ów o maksymalnym dopuszczalnym napięciu blokowania rzędu od kilkuset woltów wzwyż. Obserwacje te doprowadziły do stworzenia nowego elementu – będącego połączeniem tranzystorów BJT i MOSFET – w jednej wielowarstwowej strukturze półprzewodnikowej.

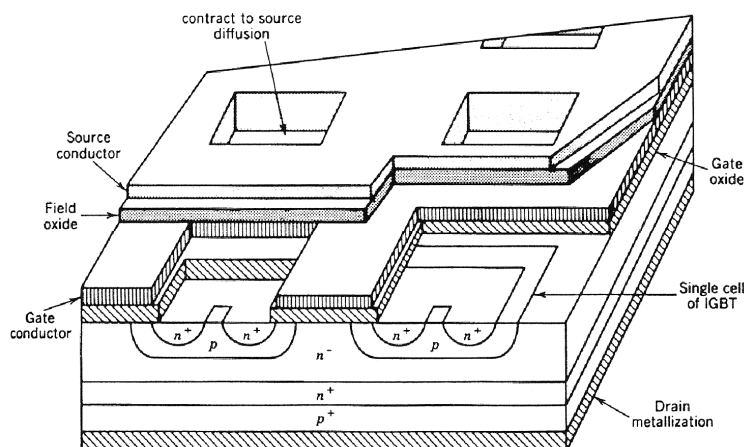
Stworzono *tranzystor bipolarny z izolowaną bramką* IGBT (ang. Insulated Gate Bipolar Transistor), którego używa się obecnie w większości nowych urządzeń. Czasami można spotkać się z innymi nazwami tego tranzystora: GEMFET, COMFET (ang. Conductivity-Modulated Field Effect Transistor), IGT (ang. Insulated Gate Transistor), bipolarny tranzystor MOSFET bądź bipolarny tranzystor typu MOS. Symbole elektryczne tego elementu spotykane w literaturze przedstawia rysunek 4.26.

Tranzystory IGBT mają moce sięgające kilkuset kilowatów. Częstotliwość łączy dochodzi do 20 [kHz], maksymalne wartości napięć blokowania wynoszą około 2 [kV] a prądy znamionowe osiągają tysiąc amperów. Niezwykle ważną zaletą IGBT jest – przejęta od tranzystora MOSFET – łatwość sterowania poprzez zmianę potencjału izolowanej bramki. Niestety wadą tego tranzystora jest występujący dość duży spadek napięcia na przewodzącym złączu w stanie przewodzenia – około 2,5 [V]. Jednak dzięki pracy przy wysokiej częstotliwości straty mocy IGBT są mniejsze niż w klasycznym tranzystorze bipolarnym.

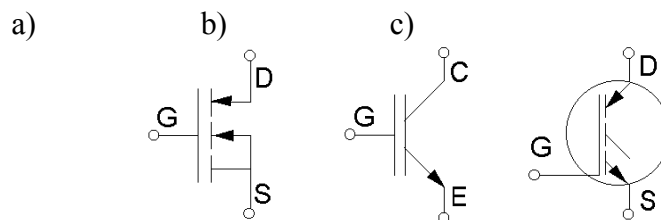
a)



b)



Rys 4.25. Szkic struktury złączonej tranzystora IGBT (a) oraz jej przestrzenny widok (b)



Rys 4.26. Symbole stosowane do oznaczania tranzystorów IGBT

Przekrój poprzeczny tranzystora IGBT z kanałem typu n został pokazany na rysunku 4.25. Struktura zbliżona jest swym wyglądem do tej znanej z tranzystora MOSFET. Podstawową różnicą jest obecność warstwy p^+ będącej drenem IGBT. Tworzy ona złącze p - n (oznaczone J_1 na rysunku), wprowadzające nośniki mniejszościowe w coś co w tranzystorze MOSFET było obszarem drenu. Bramka i źródło IGBT leżą na zewnętrznej części struktury wielokątnej.

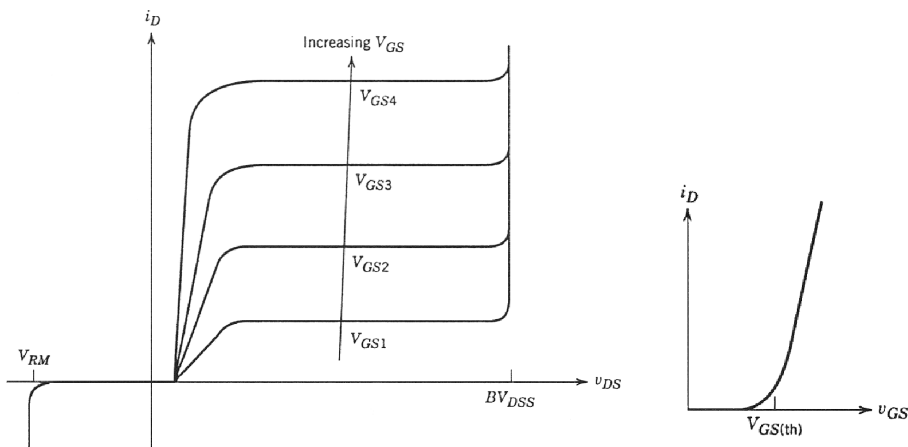
Sposób domieszkowania poszczególnych warstw IGBT podobny jest do struktury MOSFET za wyjątkiem obszaru podkładu (ang. body region). Możliwe jest również stworzenie tranzystora IGBT z kanałem typu p . Sprowadza się to do zmiany domieszkowania każdej z warstw elementu.

Jak widać na rysunku tranzystor IGBT posiada pasożytniczą strukturę tyrystora. Załączenie tego tyrystora jest zjawiskiem niepożądanym, dlatego rzeczywisty kształt warstw – szczególnie obszar podkładu typu p tworzący złącza J_2 i J_3 – jest inny niż to pokazuje rysunek. Ma to zminimalizować ryzyko załączenia się tej struktury. Podobnie jak ma to miejsce w tranzystorze MOSFET podobnie w IGBT istnieje rozszerzona metalizacja źródła, obejmująca obszar podkładu. Również zwarcie podkładu ze źródłem IGBT minimalizuje możliwość załączenia pasożytniczego tyrystora.

Dodatkowa warstwa n^+ znajdująca się pomiędzy warstwami p^+ drenu oraz n^- obszaru dryftu nie jest konieczna – niektóre z tranzystorów IGBT jej nie mają. Jeśli jednak jest ona obecna a jej grubość oraz sposób domieszkowania są odpowiednie to w wyraźny sposób polepsza ona parametry tranzystora IGBT. Symbole używane oznaczania tranzystorów IGBT przedstawiono na początku rozdziału (rysunek). Odwrócenie kierunku strzałek stworzy symbol tranzystora IGBT z kanałem typu p .

4.3.2. Charakterystyki prądowo-napięciowe tranzystora IGBT

Charakterystyki prądowo-napięciowe tranzystora IGBT z kanałem typu n pokazane zostały na rysunku 4.27.



Rys 4.27 Charakterystyki prądowo napięciowe tranzystora IGBT (kolejno od lewej rodzina charakterystyk wyjściowych, druga od lewej charakterystyka przejściowa)

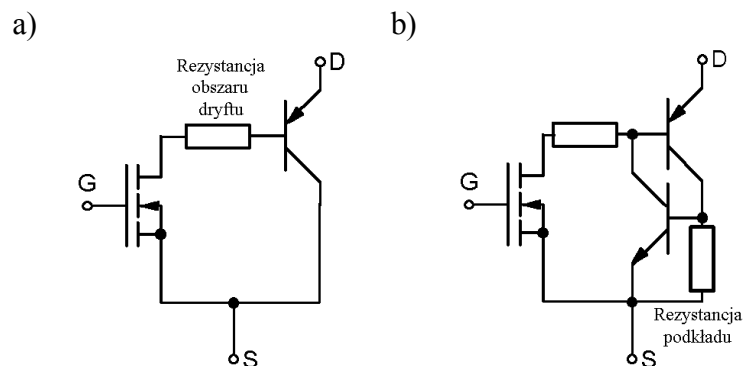
W kierunku przewodzenia zbliżone są one kształtem do charakterystyk tranzystora bipolarnego małej mocy, poza wielkością sterującą, którą w IGBT jest napięcie dren-źródło a nie prąd bazy jak miało to miejsce dla BJT. Charakterystyki tranzystora IGBT z kanałem typu p będą takie same co do kształtu. Wszystkie napięcia i prądy będą miały odwróconą polaryzację.

Złącze oznaczone na rysunku jako J_2 blokuje wyłączony tranzystor gdy napięcie spolaryzowane jest w kierunku przewodzenia. Napięcie blokowania w kierunku zaporowym może być równe co do wartości napięciu blokowania przy polaryzacji dodatniej, jeśli urządzenie wyprodukowane zostało bez dodatkowej warstwy n^+ . Własności te wykorzystywane są w pewnej grupie układów. Złącze oznaczone jako J_1 odpowiada za blokowanie złącza spolaryzowanego zaporowo. Jednak jeśli zastosowano dodatkową warstwę n^+ to napięcie przebicia złącza jest znacznie obniżone do kilkudziesięciu woltów ze względu na silne domieszkowanie istniejące po obu stronach złącza.

Charakterystyka przejściowa tranzystora IGBT (prąd drenu I_D w funkcji napięcia dren-źródła U_{DS}) jest identyczna do charakterystyki przejściowej MOSFET. Jest ona liniowa dla szerokiego zakresu wartości prądu drenu. Jedynie dla niskich wartości napięcia U_{GS} zbliżonych do wartości progowej $U_{GS(th)}$ wykazuje ona nieliniowość. Kiedy napięcie dren-źródło spadnie poniżej wartości progowej to tranzystor IGBT zostaje wyłączony. Maksymalne napięcie bramka-źródło $U_{GS(max)}$ jakie można stosować określone jest przede wszystkim przez maksymalny prąd drenu I_{DM} jaki może płynąć nie powodując uszkodzenia tranzystora czy uruchomienia szkodliwej struktury tyrystorowej tzw. zatrzaśnięcia się (ang. latchup).

Zasada działania tranzystora IGBT

Zasadę działania tranzystora IGBT najlepiej jest prześledzić, korzystając ze schematu zastępczego przedstawionego na rysunku 4.28. Doprowadzenie źródła tranzystora MOSFET połączone z kolektorem tranzystora pnp nazywane jest źródłem. Emiter otrzymał zaś nazwę drenu. Najpopularniejszy sposób oznaczania IGBT korzysta z symbolu tranzystora bipolarnego nnp , w którym emiter oznaczony jest jako kolektor, a połączenie kolektora i drenu nosi nazwę emitera (symbol środkowy z rysunku). Sposób połączenia występujący na schemacie zastępczym przypomina tranzystor bipolarny Darlingtona. Tranzystor MOSFET steruje bazą tranzystora bipolarnego pnp zapewniając szybkie przechodzenie od stanu blokowania do przewodzenia i na odwrót. Jednakże w odróżnieniu od układu Darlingtona w tranzystorze IGBT największa część prądu drenu płynie przez kanał tranzystora MOSFET.



Rys 4.28. Schematy zastępcze tranzystora IGBT: a) uproszczony schemat z tranzystorem $p-n-p$, b) z uwzględnieniem pasywniczej struktury tyrystorowej

Stan blokowania IGBT występuje gdy napięcie między bramką a źródłem jest niższe od wartości progowej $U_{GS(th)}$, wielkości znanej z tranzystora MOSFET. Dołączone napięcie dren-źródło (złącze J_2) powoduje przepływ bardzo małego prądu upływu.

Kiedy napięcie bramka-źródło przekroczy wartość progową (ang. the treshold voltage) tranzystora MOSFET struktury IGBT to zaczyna on przewodzić – płynie prąd drenu określony napięciem kolektor-emiter oraz wartością napięcia sterującego U_{GE} .

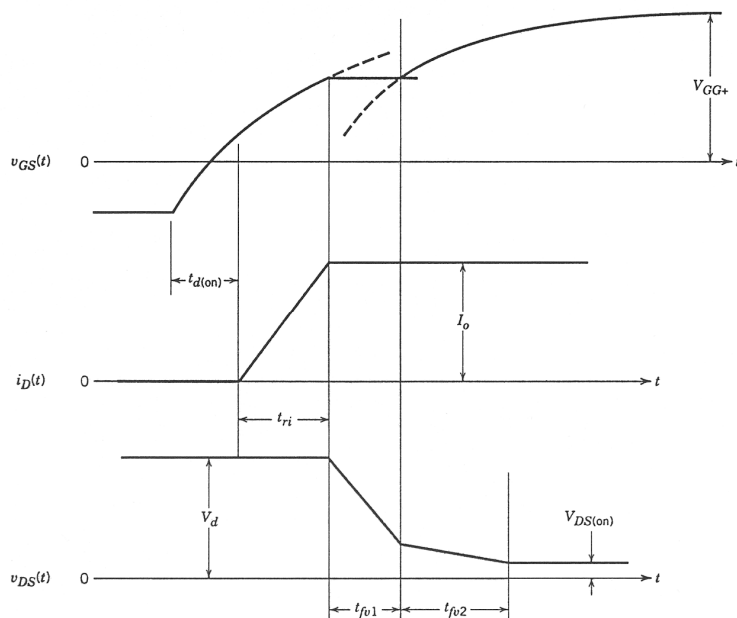
Możemy wyróżnić dwa typy tranzystorów IGBT różniące się budową i właściwościami:

- *non-punch-through IGBT*, zwykle, nie posiadające dodatkowej warstwy n^+ , charakteryzujące się napięciem blokowania w stanie zaporowym równemu napięciu blokowania w stanie przewodzenia
- *punch-through IGBT (antisymmetric)*, w których dwukrotnie zmniejszono grubość obszaru driftu,

zmniejszono tym samym straty przy przewodzeniu, wprowadzono dodatkową warstwę n^+ , co spowodowało spadek napięcia blokowania w stanie zaporowym do wartości rzędu dziesiątek woltów.

4.3.3. Stany dynamiczne tranzystora IGBT

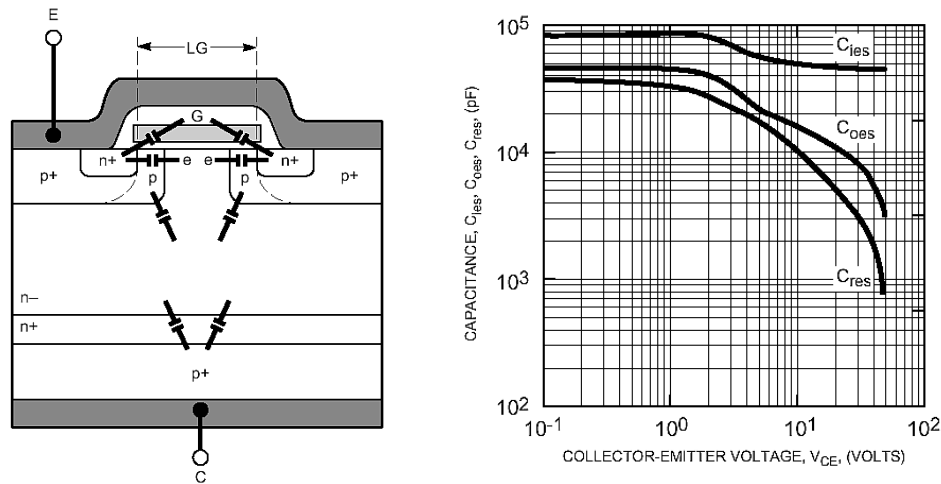
Przebiegi prądu i napięcia występujące przy załączaniu tranzystora IGBT pracującego w układzie przetwornicy obniżającej napięcie (układ wykorzystany przy omawianiu własności dynamicznych tranzystora MOSFET) podobne są do tych występujących przy tranzystorze typu MOSFET. Jest to zrozumiałe, jeśli weźmiemy pod uwagę schemat zastępczy tranzystora IGBT i występujący tam tranzystor polowy z izolowaną bramką (MOSFET). Kształt przebiegów prądu i napięcia przedstawiono na rysunku 4.29.



Rys 4.29. Przebiegi prądowo-napięciowe występujące podczas załączania tranzystora IGBT

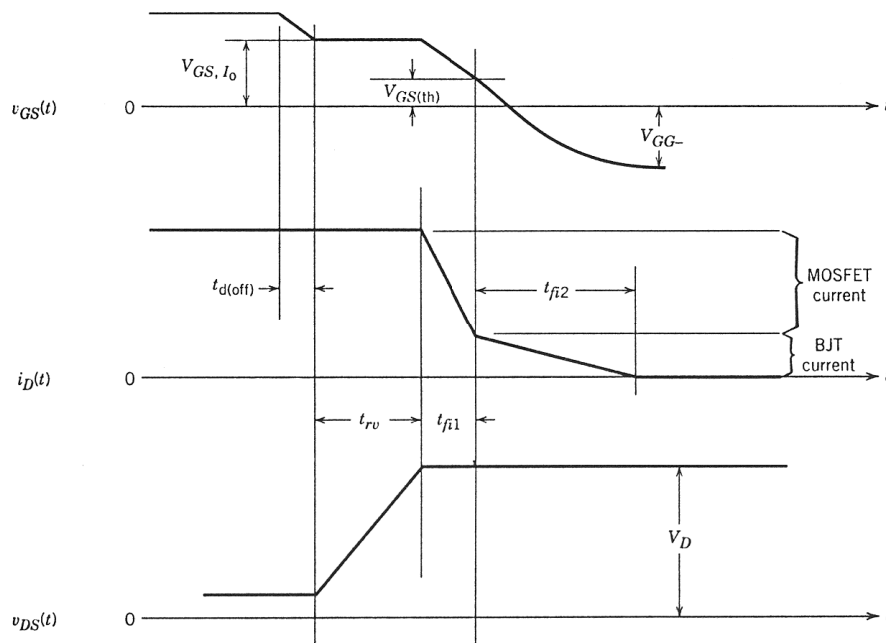
Czas t_{fv2} występujący na przebiegu napięcia dren-źródło podczas załączania tranzystora MOSFET występuje również na przebiegu napięcia dren-źródło (lub kolektor-emiter) IGBT. Dwa parametry IGBT odpowiedzialne są za czas trwania przedziału t_{fv2} . Pierwszy z nich to pojemność złącza bramka-źródło (bądź bramka-emiter) – U_{GS} (U_{GE}) – zmniejszają-

ca się wraz ze wzrostem napięcia dren-źródło (kolektor-emiter) – U_{DS} (U_{CE}). Drugi to sposób wejścia w nasycenie tranzystora $p-n-p$. Dopóki tranzystor bipolarny nie nasyci się dopóty napięcie na końcówkach wyjściowych nie spadnie do wartości ustalonej $U_{DS(on)}$ ($U_{CE(on)}$).



Rys 4.30. Schematyczne przedstawienie pojemności pasozytniczych występujących w tranzystorze IGBT oraz przykładowy wykres ich wartości w funkcji napięcia kolektor-emiter

Podczas wyłączenia tranzystora IGBT również dochodzi do sytuacji znanej z opisu stanów dynamicznych tranzystora MOSFET. Podczas wzrostu napięcia U_{DS} (lub U_{CE}) do wartości ustalonej, odpowiadającej stanowi blokowania tranzystora nie dochodzi do spadku wartości prądu drenu. Jego wartość zmniejsza się dopiero po ustaleniu się wartości tego napięcia.



Rys 4.31. Przebiegi występujące podczas wyłączenia tranzystora IGBT

Przedziały czasowe występujące na początku wyłączenia: czas opóźnienia wyłączenia $t_{d(off)}$ oraz czas wzrostu napięcia t_{rv} (oznaczenia jak na rysunku 4.31) określone są przez element MOSFET struktury IGBT. Ich omówienie znajduje się w rozdziale poświęconym stanom dynamicznym tranzystora MOSFET. Główną różnicą występującą pomiędzy wyłączeniem tranzystora IGBT a wyłączeniem tranzystora polowego z izolowaną bramką jest

kształt przebiegu prądu drenu oraz czas zmniejszania się jego wartości. Za początkowo występujący, gwałtowny spadek wartości prądu w czasie t_{fv1} odpowiedzialna jest część połowa tranzystora IGBT. Natomiast powstanie tzw. ogona prądowego trwającego przez t_{fv2} spowodowane jest ładunkiem, który pozostał w obszarze dryftu n^- . Od chwili, gdy wewnętrzny MOSFET jest wyłączony, i nie podano na końcówki IGBT napięcia o odwrotnej polaryzacji, mogącego wywołać przepływ wstecznego prądu drenu, to brak jest warunków do odprowadzenia pozostałego w złączu ładunku przestrzennego.

Jedynym sposobem na jego odprowadzenie jest rekombinacja wewnątrz IGBT. Ponieważ czas życia nośników większościowych celowo jest długi, powodując zmniejszenie spadku napięcia na przewodzącym tranzystorze dlatego czas trwania t_{fv2} przy wyłączaniu jest odpowiednio dłuższy. Powoduje to niestety wzrost mocy strat (napięcie U_{CE} ma wartość ustaloną). Dodatkowo czas ten wydłuża się wraz ze wzrostem temperatury – jak ma to miejsce w tranzystorze bipolarnym. Dlatego konstruktorzy elementów IGBT muszą przyjąć pewien kompromis pomiędzy niskim spadkiem napięcia a krótkim czasem wyłączania.

Tranzystory wyposażone w dodatkową warstwę n^+ (Punch-Through IGBT) stworzono właśnie z zamiarem skrócenia tzw. *ogona prądowego*. Warstwa ta posiada nośniki większościowe o znacznie krótszym czasie życia niż warstwa dryftu n^- , dlatego jest ona miejscem, gdzie odpływają nadmiarowe dziury. Lepsza rekombinacja nośników zwiększa gradient w warstwie dryftu n^- , powodując gwałtowny ich spływ do warstwy buforującej n^+ . Znacznie skraca to czas t_{fv2} . Warstwa buforująca jest cienka i silnie domieszkowana, dlatego nie powoduje ona istotnego wzrostu rezystancji przy załączonym tranzystorze. Jej zastosowanie pozwala również na zmniejszenie szerokości obszaru dryftu. Dlatego straty mocy w stanie przewodzenia tranzystora PT (punch-through) są mniejsze niż dla tranzystora NPT (no-punch-through) o tych samych parametrach napięciowych.

W tranzystorach NPT również starano się skrócić czas trwania ogona prądowego poprzez zmniejszenie jego wartości początkowej. Osiągnięto ten cel wymuszając przepływ przez dren wewnętrznego tranzystora MOSFET możliwie największej części całkowitego prądu kolektora. Przy wyłączaniu takiego tranzystora większość prądu odpływa gwałtownie przez tranzystor połowy. Pozostały prąd o niewielkiej wartości płynie przez złącze tranzystora bipolarnego tworząc krótki ogon prądowy. Nowsze tranzystory NPT IGBT przepuszczają przez swoją strukturę MOS ponad 90% wartości prądu obciążenia. Praktycznie osiągają to przez zmniejszenie wzmocnienia prądowego tranzystora bipolarnego $p-n-p$. Czas życia ładunków znajdujących się w obszarze dryftu utrzymano na tak wysokim poziomie jak to tylko możliwe przy zachowaniu niskich strat mocy w stanie załączenia.

4.3.4. Parametry elektryczne tranzystora IGBT

Przy projektowaniu urządzeń wykorzystujących tranzystory IGBT konieczny staje się wybór odpowiedniego typu. Głównymi parametrami, na które zwracamy uwagę są wartości maksymalne prądów oraz napięć. Według nich tworzone są grupy uszeregowane przykładowo według tzw. klasy napięciowej czy według maksymalnej mocy strat. Parametry podawane dla tranzystorów IGBT są podobne do tych, spotykanych w dokumentacjach technicznych tranzystorów MOSFET czy BJT. Są to:

- maksymalny prąd drenu (kolektora) I_{DM} – ustalony na poziomie nie powodującym załączenia się pasożytniczej struktury tyrystorowej, oraz dopuszczalny dla zastosowanych doprowadzeń oraz metalizacji kontaktów oraz wytrzymałości temperaturowej złącza;
- maksymalne napięcie dren-źródło (kolektor-emiter) U_{DSM} – zależy od napięcia przebicia wewnętrznego tranzystora pnp . Jego wzmocnienie prądowe jest stosunkowo niskie, dlatego jego wartość równa jest U_{CB0} – napięciu przebicia złącza J_2 (patrz rysunek na początku rozdziału). Obecnie dostępne są tranzystory o napięciach U_{DS} wynoszących 1700 [V] i ciągle dąży się do zwiększenia tej wartości;

- maksymalne napięcie blokowania U_{DSS} (U_{CES}) – określone w stanie statycznym przy bramce zwartej z emiterym;
- możemy wyróżnić również maksymalne dopuszczalne napięcie bramka-źródło – $U_{GS(max)}$. Jego wartość określono na podstawie wytrzymałości warstwy metalizacji obszaru bramki. Tranzystory IGBT projektuje się tak, aby przy tej granicznej wartości napięcia mógł płynąć prąd zwarcia 4-10 razy większy od nominalnego. W tych warunkach tranzystor IGBT będzie znajdował się w stanie aktywnym przy napięciu dren-źródło równemu co do wartości napięciu w stanie blokowania. Badania wykazały wytrzymałość IGBT na przepływ prądu o tak dużej wartości przez około 5-10 mikrosekund, zależnie od wartości napięcia U_{DS} , które można wyłączyć poprzez U_{GS} .
- napięcie progowe bramki $U_{GS(th)}$ ($U_{GE(th)}$) – powyżej tej wartości tranzystor zaczyna przewodzić – płynie prąd drenu (kolektora);
- maksymalna dopuszczalna temperatura złącza $t_{j(max)}$ wynosi dla elementów ogólnie dostępnych 150°C . Tranzystory IGBT mogą charakteryzować się niewielkimi zmianami spadku napięcia na przewodzącym złączu już od temperatury pokojowej wzwyż. Jest to możliwe ponieważ element ten składa się z elementów o przeciwnych współczynnikach temperaturowych. Jak wiadomo tranzystor MOSFET ma dodatni współczynnik temperaturowy w przeciwieństwie do tranzystora bipolarnego;
- znamionowa wartość prądu drenu (kolektora) I_D – wartość prądu, która przy dostatecznym chłodzeniu może płynąć przez nieokreślony czas

Niektóre egzemplarze IGBT charakteryzują się wysokimi wartościami prądu znamionowego – rzędu kilkuset amperów. Tranzystory IGBT łatwo łączy się równolegle, ze względu na dobrą kontrolę nad zmianami parametrów pomiędzy tymi elementami. Jest to skutkiem występowania niewielkich zmian napięcia na przewodzącym złączu w funkcji temperatury. Dostępne są zatem moduły zawierające do sześciu tranzystorów połączonych równolegle, mogące przewodzić prądy o wartościach do 1500 amperów.

Główna charakterystyka prądowo-napięciowa – *charakterystyka wyjściowa* – przedstawia zależność pomiędzy prądem drenu (kolektora) a napięciem dren-źródło (kolektor-emiter) przy niskich wartościach napięcia dla stanu nasycenia. Uzupełnia ją *charakterystyką sterowania*, czyli zależnością prądu drenu (kolektora) od napięcia bramka-źródło (bramka-emiter) wyznaczoną dla małych wartości napięć U_{DS} (U_{CE}).

Tak jak ma to miejsce w tranzystorze MOSFET również dla IGBT podaje się parametr *transkonduktancji* – g_m , czyli iloraz przyrostu prądu drenu (kolektora) do przyrostu napięcia bramki, przy określonych warunkach.

Dodatkowo podaje się również:

- prąd nasycenia kolektora I_{CES} ;
 - prąd upływu warstwy izolującej bramkę I_{GES} ;
- oba określone dla maksymalnych wartości napięć U_{CE} i U_{GE} .

Opisując własności dynamiczne tranzystorów IGBT podaje się między innymi wartość pojemności wejściowej C_{iss} , pojemności wyjściowej C_{oss} oraz pojemności sprzężenia zwrotnego C_{rss} . Określa się je jak dla tranzystora MOSFET. Zamieszcza się również zależność tych pojemności w funkcji zmian napięcia kolektor-emiter. Aby ułatwić projektowanie sterownika bramkowego podaje się wartość ładunku bramki Q_G przy przełączaniu.

W dokumentacji technicznej tranzystora IGBT podaje się czasy załączania występujące w określonym układzie oraz warunkach. Podaje się czas opóźnienia przy załączaniu $t_{d(on)}$, czas narastania t_r , czas opóźnienia przy wyłączaniu $t_{d(off)}$, czas opadania t_f . Korzystając z gotowych wykresów dobiera się na podstawie warunków pracy odpowiednie poprawki do czasów podanych wcześniej.

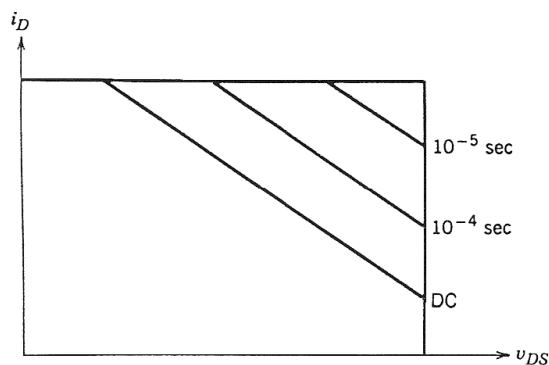
Struktura PT kontra NPT

Obecnie zarówno w tranzystorach IGBT o strukturze zawierającej dodatkową warstwę n^+ , jak i w modelach jej nie posiadających zminimalizowano efekt ogona prądowego. Dostępne tranzystory są w stanie blokować napięcia rzędu 2000 [V]. Prąd obciążenia może wynosić kilkaset amperów, a czas wyłączenia wynosi mniej niż 1 mikrosekundę. Trwają również dalsze prace nad polepszeniem parametrów tych elementów.

Kiedy poznawano obie struktury, sądzono, że tranzystory IGBT-NPT charakteryzować się będą mniejszymi stratami oraz lepszą wytrzymałością napięciową. Szeroki obszar bazy części bipolarnej zmniejsza jej wzmocnienie prądowe. Od momentu gdy obszaru dryftu IGBT pełni rolę bazy wewnętrznego tranzystora $p-n-p$, to osiągnięcie większej wytrzymałości napięciowej wymaga jego powiększenia. To pociąga za sobą zmniejszenie „bety” tranzystora BJT. Odpowiednio słabsze domieszkowanie warstwy emitera wewnętrznego pnp prowadzi również do redukcji wzmocnienia prądowego. Ten ostatni zabieg łatwiej wykonać, ponieważ nie powoduje on znaczącego wzrostu strat przy przewodzeniu, szczególnie przy wysokich wartościach napięcia blokowania. Decydujący wpływ na wielkość strat mocy wysokonapięciowych IGBT mają straty w kanale i obszarze dryftu wewnętrznego tranzystora MOSFET. Sprawiają one, iż niewielkie zmiany rezystancji anody typu p wywołane słabszym domieszkowaniem są do pominięcia.

Przy niższych napięciach (rzędu 1000-1200 [V] i mniej) struktura IGBT-PT ma niższy poziom całkowitych strat mocy w porównaniu do opisywanej wcześniej NPT (Non-Punch-Through IGBT). Działania mające na celu utrzymanie wzmocnienia prądowego tranzystora pnp na niskim poziomie przy strukturze NPT nie są już tak skuteczne dla niskich napięć. Można oczekiwać, że tranzystor IGBT-PT będzie miał więcej poważnych problemów z lawinowym przebicciem, przy napięciach powyżej 1200 V. Na prognozy te mają wpływ dwa czynniki.

Po pierwsze tranzystor bipolarny w strukturze PT ma większą „betę” (współczynnik wzmocnienia prądowego) ponieważ jego baza jest mniejsza w porównaniu do typu NPT. Większy współczynnik wzmocnienia oznacza zmniejszenie wytrzymałości na przebiccie. Po drugie dokładne analizy wykazały istnienie niemal dwukrotnie większego pola elektrycznego w stanie blokowania dla typu PT w odniesieniu do struktury bez warstwy dodatkowej. Oba rodzaje przystosowano do pracy przy wysokich napięciach blokowania, jednak przy zastosowaniu tranzystora IGBT-PT będzie istniało większe ryzyko wystąpienia przebiccia, już przy niższych wartościach napięcia blokowania niż przy typie NPT.



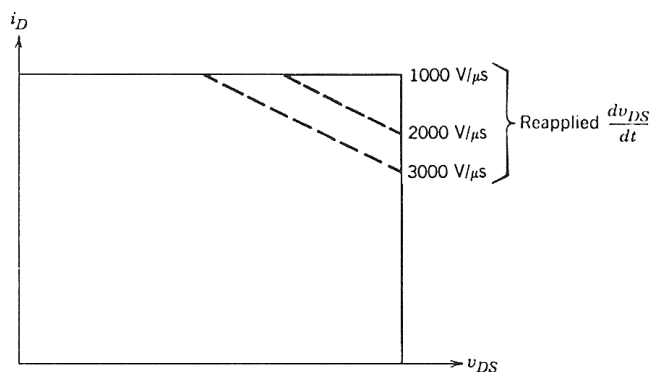
Rys 4.32. Obszar bezpiecznej pracy tranzystora IGBT dla polaryzacji w kierunku przewodzenia (FBSOA)

Prowadzi to do wniosku, że obie struktury używane będą w przyszłości do tworzenia tranzystorów IGBT. Niektórzy z wytwórców kwestionują nawet ryzyko wcześniejszego wystąpienia przebiccia tranzystorów IGBT-PT przy napięciach rzędu 1700 V. Dlatego chcą przeznaczać je do pracy przy wyższych napięciach.

Z terminem *obszar bezpiecznej pracy* (ang. SOAR – Safe Operating ARea) wiążą się

inne parametry, które ten obszar ograniczają. Są to maksymalne wartości dopuszczalne, prądowe jak i napięciowe.

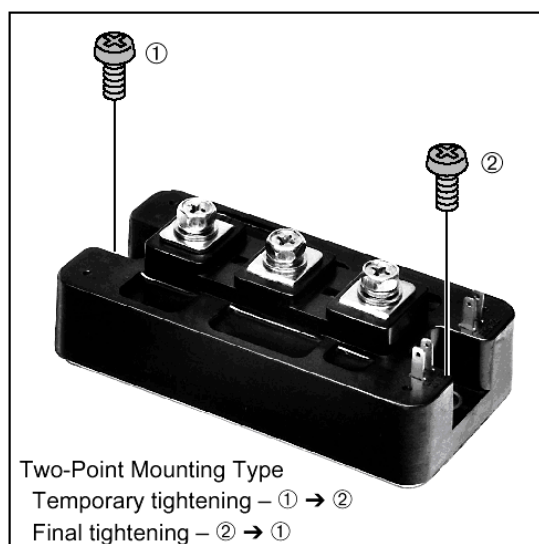
Obszar bezpiecznej pracy IGBT ma dużą powierzchnię zarówno przy załączaniu jak i przy wyłączeniu. Dla polaryzacji w kierunku przewodzenia SOA (patrz rysunek 4.32) jest kwadratem dla dużych częstotliwości przełączania. Widoczne jest tu silne podobieństwo do obszaru FBSOA (ang. Forward-bias SOA – SOA w kierunku przewodzenia) tranzystora MOSFET szczególnie dla czasów załączania krótszych od 1 milisekundy. Dla czasów dłuższych daje o sobie znać termiczne ograniczenie struktury IGBT co widać na rysunku. Ograniczenie to obserwuje się również na FBSOA tranzystorów MOSFET.



Rys 4.33. Obszar bezpiecznej pracy tranzystora IGBT dla polaryzacji w kierunku zaporowym (RBSOA)

RBSOA (ang. Reverse-bias SOA – w stanie zaporowym) tranzystora IGBT różni się kształtem od obszaru SOA dotyczącego polaryzacji w kierunku przewodzenia (rysunek 4.33). Górny, prawy róg tego obszaru jest tym bardziej skracany, im większa jest pochodna zmian napięcia dren-źródło po czasie – dU_{DS} / dt . Ograniczenie to ma na celu uniknięcie zatrzaśnięcia się tranzystora. Jego przekroczenie prowadzi do zjawiska zatrzaśnięcia się struktury identycznego to występującego w SCR i GTO. Wartości te są całkiem duże w porównaniu do innych elementów półprzewodnikowych mocy. Dodatkowo użytkownik urządzenia może sterować szybkością zmian napięcia dren-źródło poprzez napięcie sterujące bramką i prąd płynący w jej obwodzie (przeładowujący pasożytnicze pojemności złącza).

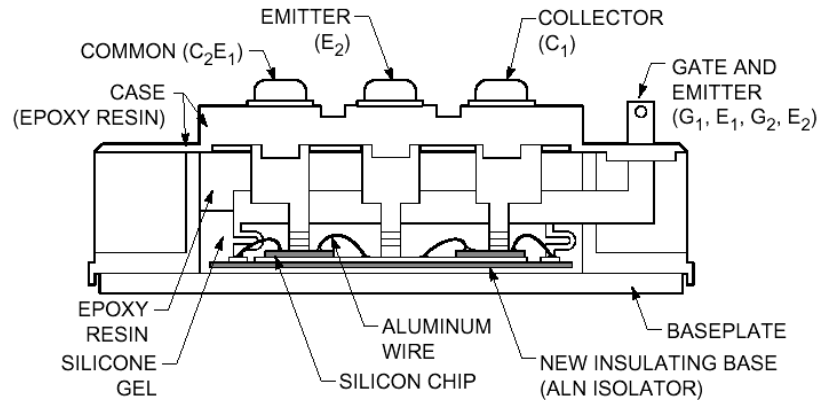
MODUŁY MOCY (ang. Power Modules)



Rys 5.1. Widok zewnętrzny IPM średniej mocy produkcji firmy Mitsubishi

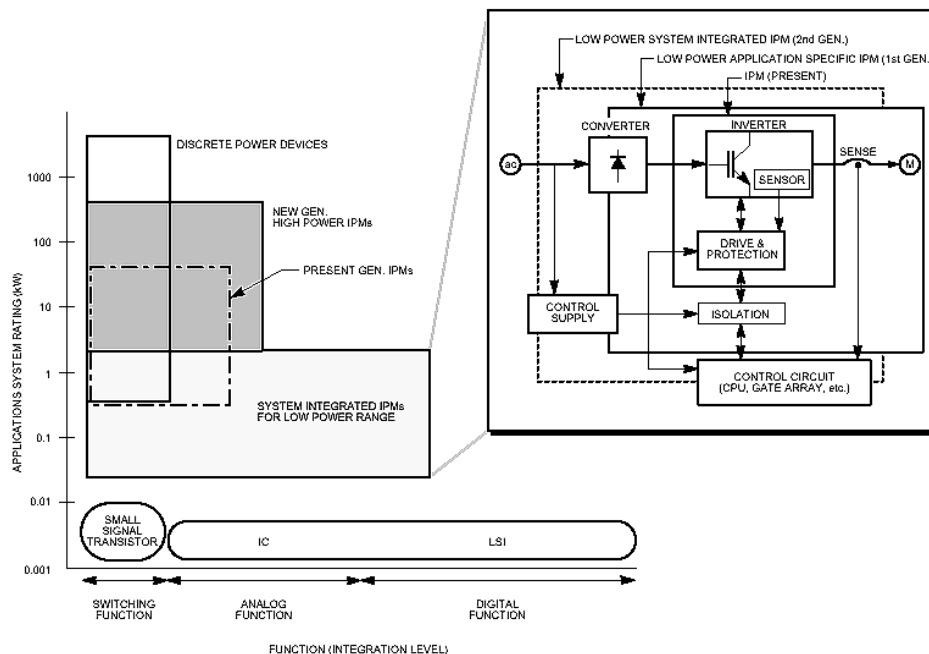
5.1. Wiadomości ogólne

Moduły mocy (ang. Power Modules) są najnowszymi osiągnięciami energoelektroniki. Są one naturalną konsekwencją miniaturyzacji występującej w elektronice. Moduły mocy mogą zawierać w swojej strukturze różnego rodzaju przyrządy półprzewodnikowe mocy (diody, tranzystory, tyrystory), układy zabezpieczające, sterowniki oraz inne układy pomocnicze tak analogowe jak i cyfrowe. Maksymalna moc tych elementów zawiera się w szerokich granicach. Ze względu na zamknięcie w jednej obudowie układów oraz kluczy dużej mocy są one stosowane coraz częściej w różnego rodzaju sterownikach zasilaczy impulsowych czy silników skokowych, przetwornicach, falownikach.

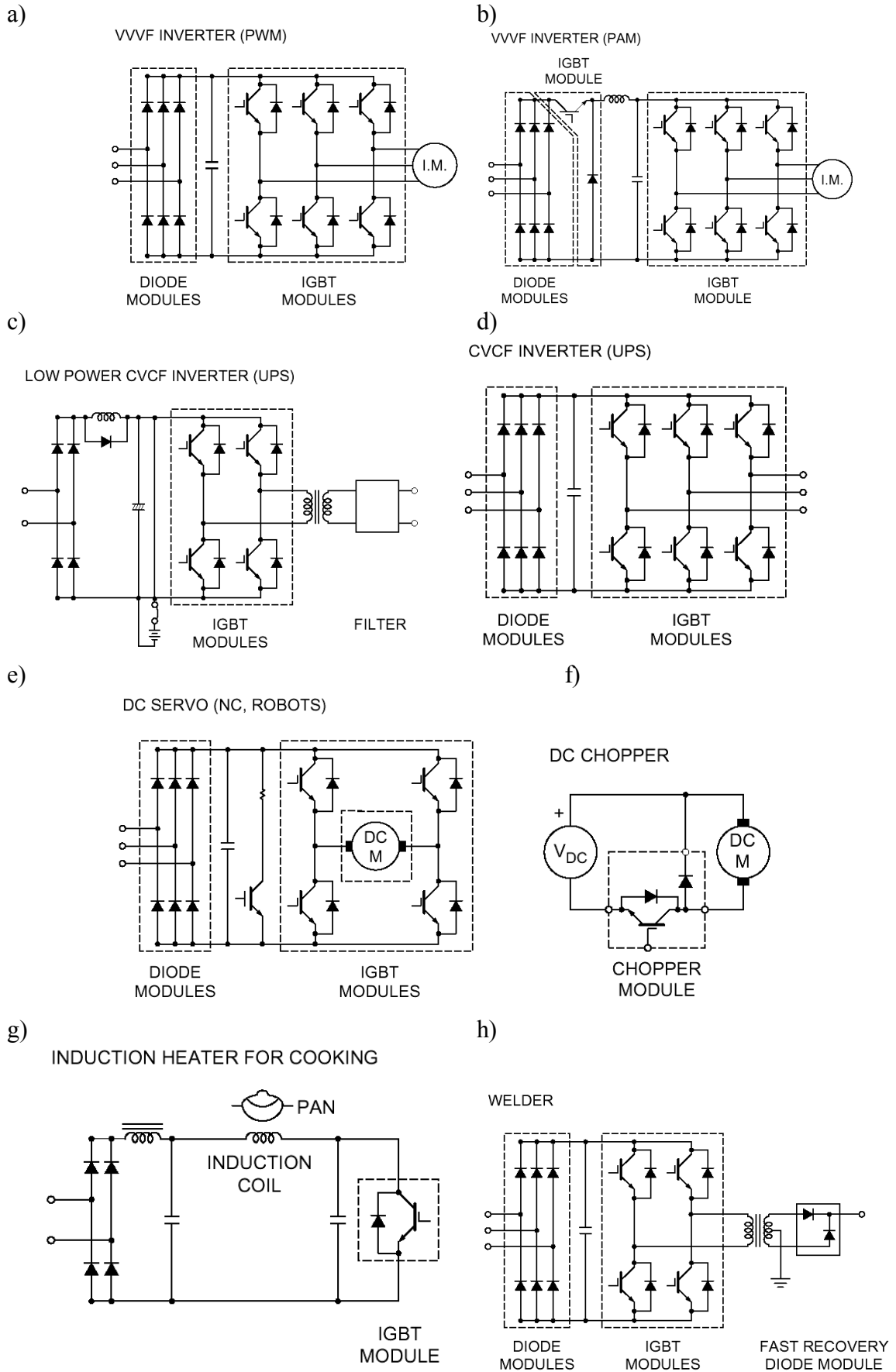


Rys 5.2. Przykładowy przekrój przez inteligentny moduł mocy IPM (Mitsubishi)

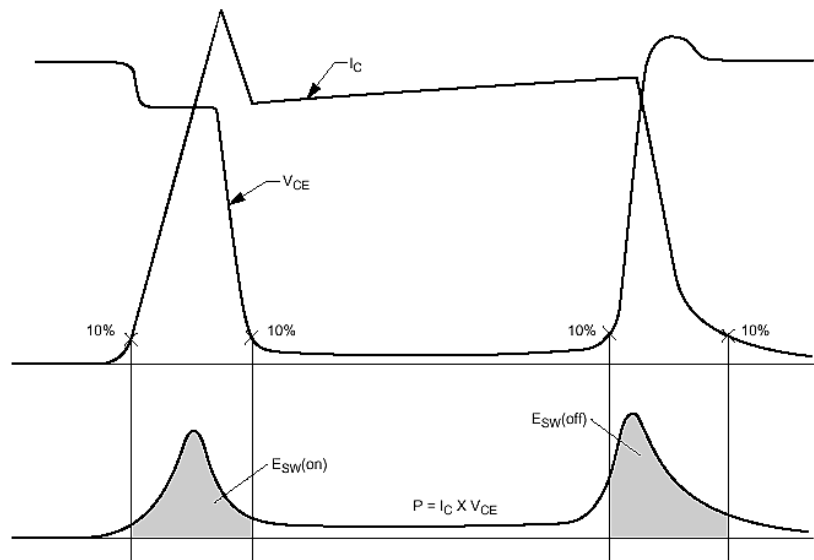
Zastosowanie inteligentnych modułów mocy (IPM)



Rys 5.3. Planowany rozwój układów IPM (modułów mocy)



Rys 5.4. Podstawowe zastosowanie modułów mocy
(obszary zakreskowane przedstawiają gotowe moduły umieszczone w hermetycznej obudowie)



Rys 5.5. Przebiegi strat mocy w czasie pracy modułu mocy

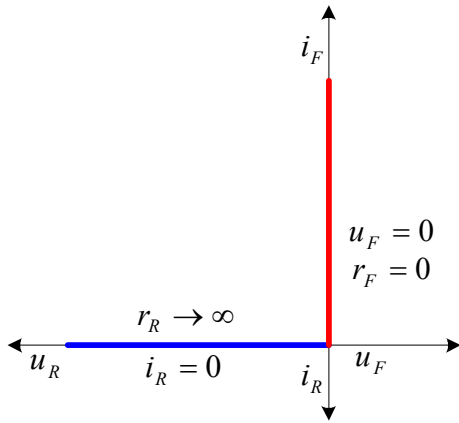


Niektóre elementy energoelektroniczne mają budowę modułową zawierającą zarówno sterowniki jak i obwody zabezpieczające. Te dostępne na rynku moduły nazywane są „inteligentnymi modułami mocy” (*Intelligent Power Modules – IPM*) lub elementami typu „smart” (*Smart Power Devices*). Wyposażone są w izolację między wejściem a wyjściem, sterowniki, regulatory mikrokomputerowe, obwody zabezpieczeń i diagnostyki dla przeciążeń, przepięć, zwarców, wpływu zewnętrznych pól magnetycznych oraz regulowane zasilacze. Podobnie fabrycznie wbudowane scalone obwody są osiągalne zarówno dla tyrystorów jak i tranzystorów MOSFET i IGBT.

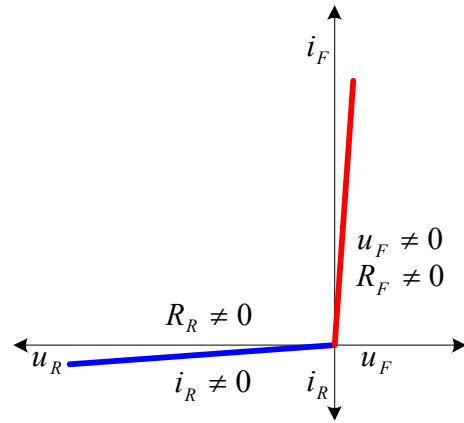
Stosowane modele elementów półprzewodnikowych

Diody półprzewodnikowe

Model idealny

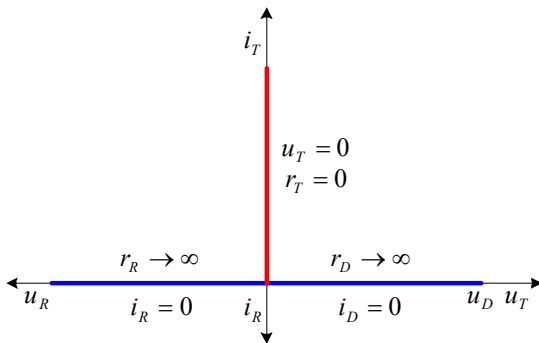


Model liniowy

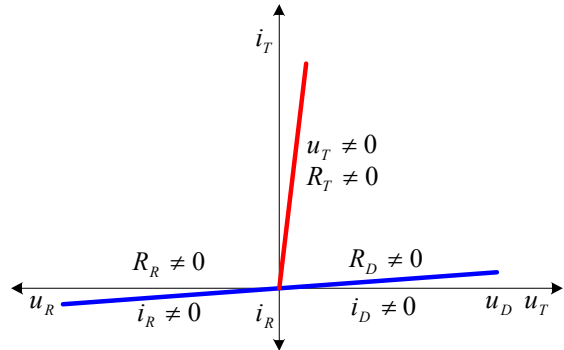


Tyrystory

Model idealny

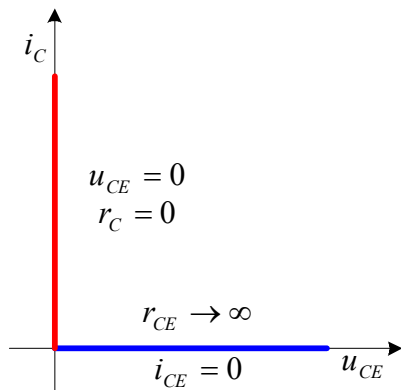


Model liniowy

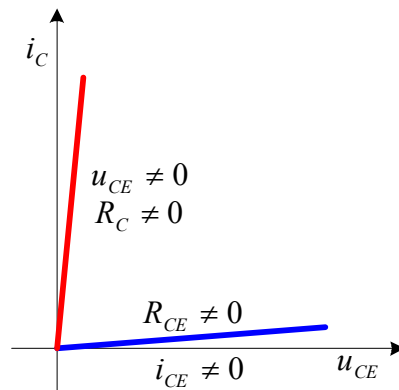


Tranzystory

Model idealny



Model liniowy



ZAŁĄCZNIK I

PODSTAWOWE NAZWY I OKREŚLENIA DOTYCZĄCE TYRYSTORÓW (wg PN-76/T-1500/03)

TYRYSTOR

Trzyzaciskowy czterowarstwowy element półprzewodnikowy, który przy ujemnym napięciu głównym wykazuje właściwości zaworowe i który może być przełączany ze stanu blokowania do stanu przewodzenia przy wykorzystaniu bramki w przypadku, gdy napięcie główne jest dodatnie.

CHARAKTERYSTYKI

Charakterystyka główna (napięciowo-prądowa) – zależność napięcia głównego od prądu głównego przy określonym prądzie bramki przedstawiana zwykle w postaci wykresu.

Charakterystyka bramki (napięciowo-prądowa) – zależność napięcia bramki od prądu bramki przy określonej temperaturze przedstawiana zwykle w postaci, wykresu.

NAPIĘCIA

- U_T – napięcie przewodzenia – napięcie główne w stanie przewodzenia.
- U_{T0} – napięcie progowe – wartość napięcia przewodzenia, wyznaczona na podstawie aproksymacji charakterystyki głównej w stanie przewodzenia.
- U_D – napięcie blokowania – napięcie główne, gdy tyrystor znajduje się w stanie blokowania.
- $U_{(B0)}$ – napięcie przełączania – napięcie główne w punkcie przełączania.
- U_{DWM} – szczytowe napięcie pracy w stanie blokowania – największa chwilowa wartość napięcia blokowania tyrystora z wyłączeniem wszystkich powtarzalnych i niepowtarzalnych napięć przejściowych.
- U_{DRM} – powtarzalne szczytowe napięcie blokowania – największa chwilowa wartość napięcia blokowania tyrystora z uwzględnieniem wszystkich powtarzalnych napięć przejściowych.
- U_{DSM} – niepowtarzalne szczytowe napięcie blokowania – największa chwilowa wartość jakiegokolwiek niepowtarzalnego napięcia blokowania.
- U_R – napięcie wsteczne – napięcie główne, gdy tyrystor znajduje się w stanie zaworowym.
- U_{RWM} – szczytowe wsteczne napięcie pracy – największa chwilowa wartość napięcia wstecznego tyrystora z wyłączeniem wszystkich powtarzalnych i niepowtarzalnych napięć przejściowych.
- U_{RRM} – powtarzalne szczytowe napięcie wsteczne – największa chwilowa wartość napięcia wstecznego tyrystora z uwzględnieniem wszystkich powtarzalnych napięć przejściowych.
- U_{RSM} – niepowtarzalne szczytowe napięcie wsteczne – największa chwilowa wartość jakiegokolwiek niepowtarzalnego napięcia wstecznego występującego na tyrystorze.
- $U_{(BR)}$ – napięcie przebicia – napięcie wsteczne, przy którym prąd wsteczny przekracza określoną wartość.
- U_G – napięcie bramki – napięcie między zaciskami bramki a określonym zaciskiem

- głównym.
- U_{FGM} – szczytowe napięcie przewodzenia bramki – największa chwilowa wartość napięcia przewodzenia bramki z uwzględnieniem wszelkich napięć przejściowych.
 - U_{GRM} – szczytowe napięcie wsteczne bramki – największa chwilowa wartość napięcia wstecznego bramki z uwzględnieniem wszelkich napięć przejściowych.
 - U_{GT} – napięcie bramki przełączające – napięcie bramki niezbędne do spowodowania przepływu prądu przełączającego bramki.
 - U_{GD} – napięcie bramki nieprzełączające – największa wartość napięcia bramki nie powodująca przełączenia tyrystora ze stanu blokowania do stanu przewodzenia.

PRĄDY

- I_T – prąd przewodzenia – prąd główny płynący przez tyrystor w stanie przewodzenia.
- $I_{T(AV)}$ – średni prąd przewodzenia – średni prąd przewodzenia jednego okresu napięcia przemiennego.
- $I_{T(AV)M}$ – prąd graniczny, maksymalny średni prąd przewodzenia – największy średni prąd przewodzenia, który tyrystor może przewodzić w sposób ciągły w układzie jednofazowym jednokierunkowym o obciążeniu rezystancyjnym i kącie przewodzenia 180° el.
- $I_{T(RMS)}$ – skuteczny prąd przewodzenia – skuteczny prąd przewodzenia jednego okresu przemiennego.
- I_{TRM} – powtarzalny szczytowy prąd przewodzenia – największa chwilowa wartość prądu przewodzenia z uwzględnieniem wszystkich powtarzalnych prądów przejściowych.
- I_{TSM} – niepowtarzalny szczytowy prąd przewodzenia – prąd przewodzenia powodujący przekroczenie maksymalnej temperatury struktury $p-n-p-n$ i wynikający ze sporadycznych zakłóceń w obwodzie.
- I_L, I_{HS} – prąd załączania – najmniejsza wartość prądu głównego konieczna do utrzymania tyrystora w stanie przewodzenia po przełączeniu tyrystora ze stanu blokowania do stanu przewodzenia, kiedy sygnał przełączający jest odłączony.
- I_H – prąd wyłączania, prąd podtrzymywania – najmniejsza wartość prądu głównego niezbędna do utrzymania tyrystora w stanie przewodzenia przy rozwartym obwodzie bramki.
- $I_{(BO)}$ – prąd przełączania – prąd główny w punkcie przełączania.
- I_D – prąd blokowania – prąd główny płynący przez tyrystor w stanie blokowania.
- I_R – prąd wsteczny – prąd główny w stanie zaworowym.
- I_{RM} – szczytowy prąd wsteczny – największa wartość prądu wstecznego w stanie zaworowym.
- I_G – prąd bramki – prąd płynący przez zacisk bramki i określony zacisk główny.
- I_{FG} – prąd przewodzenia bramki – prąd płynący przez bramkę przy napięciu przewodzenia bramki.
- I_{FGM} – szczytowy prąd przewodzenia bramki – największa chwilowa wartość prądu przewodzenia bramki z uwzględnieniem wszelkich prądów o charakterze przejściowym.

- I_{RG} – prąd wsteczny bramki – prąd płynący przez bramkę przy napięciu wstecznym bramki.
- I_{RGM} – szczytowy prąd wsteczny bramki – największa chwilowa wartość prądu wstecznego bramki z uwzględnieniem wszelkich prądów o charakterze przejściowym.
- I_{GT} – prąd bramki przełączający – najmniejsza wartość prądu przewodzenia bramki niezbędna do przełączania tyrystora ze stanu blokowania do stanu przewodzenia.
- I_{GD} – prąd bramki nieprzełączający – prąd płynący przez bramkę przy napięciu bramki nieprzełączającym.

STRATY MOCY

- P_T – **straty mocy w stanie przewodzenia** – straty mocy spowodowane przepływem prądu przewodzenia.
- P_G – **straty mocy w bramce** – straty mocy spowodowane przepływem prądu bramki.

STROMOŚCI

- $\left(\frac{du_D}{dt}\right)_{crit}$ – **krytyczna stromość narastania napięcia blokowania** – największa wartość stromości narastania napięcia blokowania, nie powodująca przełączenia tyrystora ze stanu blokowania do stanu przewodzenia w określonych warunkach.
- $\left(\frac{di_T}{dt}\right)_{crit}$ – **krytyczna stromość narastania prądu przewodzenia** – największa wartość stromości narastania prądu przewodzenia podczas załączania tyrystora, nie powodująca jego uszkodzenia w określonych warunkach.

CZASY

- t_d, t_{gd} – czas opóźnienia – przedział czasu między momentem, w którym prąd bramki osiąga 0,1 wartości szczytowej, a momentem, w którym napięcie główne osiąga 0,9 wartości szczytowej.
- t_r, t_{gr} – czas narastania – przedział czasu między momentami, w których napięcie główne zmienia się w zakresie od 0,9 do 0,1 wartości szczytowej.
- t_{gt} – czas załączania – przedział czasu, w którym tyrystor jest przełączany ze stanu blokowania do stanu przewodzenia w wyniku przepływu impulsu prądu bramki:

$$t_{gt} = t_{gd} + t_{gr} \quad \text{lub} \quad t_{gt} = t_d + t_r$$
- t_{rr} – czas odzyskiwania zdolności zaworowej – czas niezbędny do odzyskiwania przez prąd lub napięcie określonej wartości po przełączeniu tyrystora z określonej wartości prądu przewodzenia do określonych warunków polaryzacji wstecznej.
- t_q – czas wyłączenia – przedział czasu między momentem, w którym prąd przewodzenia osiąga wartość zero w wyniku komutacji zewnętrznej, a momentem, w którym przechodzi przez zero określone napięcie główne wytrzymywane przez tyrystor bez przełączenia.

REZYSTANCJE

- r_T – rezystancja dynamiczna w stanie przewodzenia – wartość rezystancji tyrystora w stanie przewodzenia, określona z nachylenia linii prostej aproksymującej przebieg charakterystyki głównej tyrystora.
- R_{th} – rezystancja termiczna – stosunek różnicy temperatur między strukturą *p-n-p-n* i punktem odniesienia (obudową) do strat mocy w stanie ustalonym.
- $Z_{th(t)}$ – przejściowa impedancja termiczna – stosunek różnicy przyrostu temperatury struktury *p-n-p-n* i przyrostu temperatury punktu odniesienia, w końcu określonego przedziału czasowego t do amplitudy prostokątnego impulsu strat mocy, wywołującego tę zmianę temperatur.

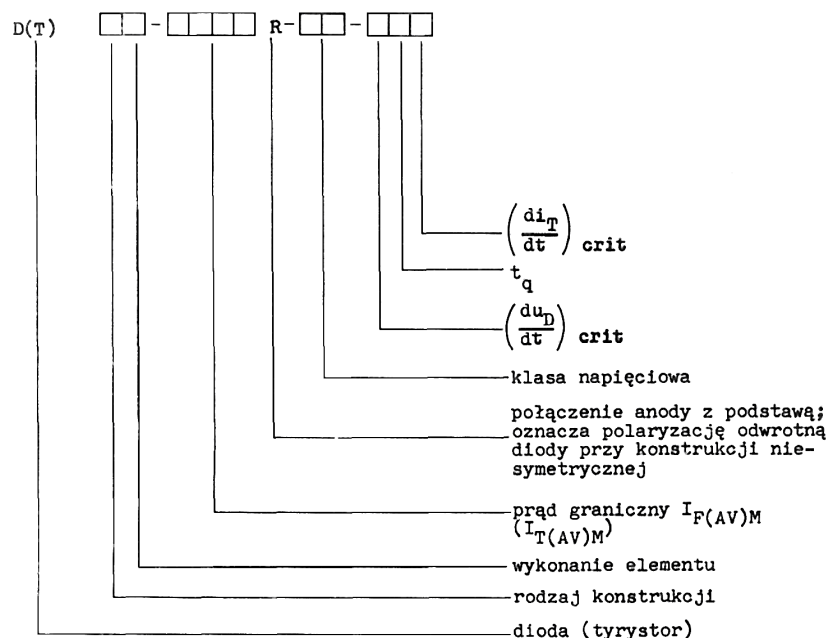
TEMPERATURA

- ϑ_j, T_j – temperatura struktury *p-n-p-n* – umowna temperatura struktury określona metodą pośrednią przez pomiar jednego z parametrów tyrystora zależnych od temperatury.

ZAŁĄCZNIK II

OZNACZENIA DIOD I TYRYSTORÓW PRODUKCJI KRAJOWEJ

Kod określa podstawowe cechy i parametry elementu. Składa się z liter oraz cyfr połączonych w grupy.



Rodzaj konstrukcji: 0 – podstawa śrubowa,
1 – podstawa płaska,
2 – obudowa pastylkowa.

Wykonanie elementu: obecnie stosowane 0 i 1 (oznaczenie odnosi się także do odnośnego rysunku podawanego w katalogu).

Prąd graniczny: określony zgodnie z następującym szeregiem prądowym [A]:
1,2,3,5,7,10,16,20,25,40,50,80,100,125,150,160,175,
200,250,300,320,350,400,450,500,550,600,700,800,900, 1000.

Klasa napięciowa: wg tablicy II.1.

Parametry dynamiczne: wg tablicy II.2.

Tablica II.1

Klasa napięciowa	$U_{RRM} = U_{DRM}$	Klasa napięciowa	$U_{RRM} = U_{DRM}$
	[V]		[V]
A(1÷9)	<100	14	1400
01	100	15	1500
02	200	16	1600
03	300	17	1700
04	400	18	1800
05	500	20	2000
06	600	22	2200
07	700	24	2400
08	800	26	2600
09	900	28	2800
10	1000	30	3000
11	1100	32	3200
12	1200	34	3400
13	1300	36	3600

Tablica II.2

Cyfra-kod parametru	$\left(\frac{du_D}{dt}\right)_{crit}$	t_q	$\left(\frac{di_T}{dt}\right)_{crit}$
	min	max	min
	[V/ μ s]	[μ s]	[A/ μ s]
0	nie określa się	nie określa się	nie określa się
1	20	250	20
2	50	150	40
3	100	100	70
4	200	70	100
5	300	50	200
6	500	30	400
7	1000	20	600
8	–	15	800
9	–	12	1000